



ARM Cortex™-M0

32位微控制器

NuMicro™ Family

NUC120 系列规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

Publication Release Date: June 20, 2011
Revision V2.02

目录

1	概述	5
2	特性	6
2.1	NuMicro™ NUC120 特征 – USB Line	6
3	编号信息列表及管脚名称定义	10
3.1	NuMicro™ NUC120 产品选型指南	10
3.1.1	NuMicro™ NUC120 Medium Density USB Line 选型指南	10
3.1.2	NuMicro™ NUC120 Low Density USB Line 选型指南	10
3.2	管脚配置	12
3.2.1	NuMicro™ NUC120 Medium Density 管脚图	12
3.2.2	NuMicro™ NUC120 Low Density 管脚图	15
3.3	管脚功能描述	17
3.3.1	NuMicro™ NUC120 Medium Density 管脚定义	17
3.3.2	NuMicro™ NUC120 Low Density 引脚定义	24
4	框图	30
4.1	NuMicro™ NUC120 Medium Density 框图	30
4.1.1	NuMicro™ NUC120 Medium Density 框图	30
4.2	NuMicro™ NUC120 Low Density 框图	31
4.2.1	NuMicro™ NUC120 Low Density 框图	31
5	功能描述	32
5.1	ARM® Cortex™-M0 内核	32
5.2	系统管理器	34
5.2.1	概述	34
5.2.2	系统复位	34
5.2.3	系统电源分配	35
5.2.4	系统内存映射	37
5.2.5	系统定时器(SysTick)	39
5.2.6	嵌套向量中断控制器(NVIC)	40
5.3	时钟控制器	41
5.3.1	概述	41
5.3.2	时钟发生器	43
5.3.3	系统时钟 & SysTick 时钟	44
5.3.4	外围设备时钟	44
5.3.5	掉电模式时钟	44
5.3.6	分频器输出	45
5.4	USB设备控制器(USB)	46
5.4.1	概述	46

5.4.2	特征.....	46
5.5	通用I/O (GPIO).....	47
5.5.1	概述.....	47
5.5.2	特征.....	47
5.6	I ² C总线控制器(Master/Slave) (I ² C)	48
5.6.1	概述.....	48
5.6.2	特征.....	49
5.7	PWM发生器和捕捉定时器 (PWM)	50
5.7.1	简介.....	50
5.7.2	特性.....	51
5.8	实时时钟(RTC).....	52
5.8.1	简介.....	52
5.8.2	特征.....	52
5.9	串行外围设备接口(SPI).....	53
5.9.1	概述.....	53
5.9.2	特征.....	53
5.10	定时器控制器(TMR).....	54
5.10.1	概述.....	54
5.10.2	特征.....	54
5.11	看门狗定时器(WDT).....	55
5.11.1	概述.....	55
5.11.2	特征.....	56
5.12	UART接口控制器(UART).....	57
5.12.1	概述.....	57
5.12.2	特征.....	59
5.13	PS/2设备控制器(PS2D)	60
5.13.1	概述.....	60
5.13.2	特性.....	60
5.14	I ² S控制器(I ² S)	61
5.14.1	概述.....	61
5.14.2	特征.....	61
5.15	模拟数字转换(ADC)	62
5.15.1	概述.....	62
5.15.2	特征.....	62
5.16	模拟比较器(CMP).....	63
5.16.1	概述.....	63
5.16.2	特征.....	63
5.17	PDMA 控制器 (PDMA).....	63

5.17.1	概述.....	63
5.17.2	特性.....	63
5.18	外部总线接口 (EBI)	64
5.18.1	简介.....	64
5.18.2	特性.....	64
6	FLASH 内存控制器 (FMC)	65
6.1	概述.....	65
6.2	特征.....	65
7	电气特性.....	66
7.1	绝对最大额定值.....	66
7.2	DC电气特性	67
7.2.1	NuMicro™ NUC100/NUC120 Medium Density DC电气特性	67
7.2.2	NuMicro™ NUC100/NUC120 Low Density系列DC电气特性	72
7.2.3	工作电流曲线(测试条件: run NOP).....	76
7.2.4	Idle电流曲线.....	78
7.2.5	Power Down电流曲线	80
7.3	AC 电气特性.....	81
7.3.1	外部 4~24 MHz 高速晶振	81
7.3.2	外部 32.768 KHz 低速晶振.....	82
7.3.3	内部 22.1184 MHz 高速振荡器.....	82
7.3.4	内部 10 KHz 低速振荡器	82
7.4	模拟量特性	83
7.4.1	12位SARADC特性	83
7.4.2	LDO规格 & Power 管理.....	84
7.4.3	低压复位说明	85
7.4.4	欠压检测说明	85
7.4.5	上电复位说明(5V).....	85
7.4.6	温度传感器说明.....	86
7.4.7	比较器说明	86
7.4.8	USB PHY说明	87
7.5	SPI 动态特性.....	89
8	封装定义	91
8.1	100L LQFP (14x14x1.4 mm footprint 2.0mm)	91
8.2	64L LQFP (10x10x1.4mm footprint 2.0 mm)	92
8.3	48L LQFP (7x7x1.4mm footprint 2.0mm)	93
9	版本历史	94

1 概述

NuMicro™ NUC100系列是32位的内嵌ARM® Cortex™-M0核的微控制器，适用于工业控制和需要丰富的通信接口的应用领域，Cortex™-M0是ARM最新的32位嵌入式处理器，拥有与传统8051单片机之匹敌的价格优势。NuMicro™ NUC100 系列包括NUC100, NUC120, NUC130 和 NUC140。

NuMicro™ NUC120 USB Line 带全速USB2.0功能，内嵌Cortex™-M0内核，最高可运行至50 MHz，内建32K/64K/128K字节的Flash存储器，以及4K/8K/16K字节内建SRAM，4K字节用于存储ISP引导代码的ROM，和4K字节的数据Flash存储器。另外还有丰富的外设，如定时器，看门狗定时器，RTC，PDMA，UART，SPI，I²C，I²S，PWM 定时器，GPIO，PS/2，USB 2.0 FS设备，12位ADC，模拟比较器，低电压复位控制和欠压检测功能。

Product Line	UART	SPI	I ² C	USB	LIN	CAN	PS/2	I ² S
NUC100	•	•	•				•	•
NUC120	•	•	•	•			•	•
NUC130	•	•	•		•	•	•	•
NUC140	•	•	•	•	•	•	•	•

表 1-1 所支持的接口列表

2 特性

该器件的功能依赖于产品线和他们的子系列产品.

2.1 NuMicro™ NUC120 特征 – USB Line

- 内核
 - ARM® Cortex™-M0内核最高运行50 MHz
 - 一个 24-位系统定时器
 - 低功耗掉电模式
 - 单周期32位硬件乘法器
 - 嵌套向量中断控制器NVIC 用于控制32个中断源，每个中断源可设置为4个优先级
 - 支持串行线调试（SWD）带2个观察点/4个断点
- 内建LDO, 宽电压工作范围为2.5V 到 5.5V
- Flash 存储器
 - 32K/64K/128K字节FLASH用于存储程序代码(128KB 仅在 Medium Density中支持)
 - 4KB flash用于存储ISP引导代码
 - 支持在系统编程 (ISP)方式更新应用程序
 - 支持512 字节单页擦除
 - 在128K字节系统中可配置数据FLASH地址和大小，在32K/64K字节系统中固定为4K字节数据(Low Density仅支持4KB的数据flash)
 - 通过SWD/ICE接口，支持2 线 ICP升级方式
 - 支持外部编程器并行高速编程模式
- SRAM存储器
 - 4K/8K/16K 字节内建SRAM (16KB仅在 Medium Density中支持)
 - 支持 PDMA 模式
- PDMA (Peripheral DMA)
 - 支持9通道 PDMA 用于SRAM和周边设备的自动数据传输(Low Density仅支持1 通道)
- 时钟控制
 - 针对不同应用可灵活选择时钟
 - 内部 22.1184 MHz 高速振荡器，可用于系统运行，
 - ◆ 精度范围 1 % (+25 °C , $V_{DD} = 5 V$)
 - ◆ 精度范围 3 % (-40 °C ~ +85 °C , $V_{DD} = 2.5 V \sim 5.5 V$)
 - 低功耗内部 10 KHz 低速振荡器用于看门狗及掉电模式唤醒等功能
 - 支持一组PLL, 高至 50 MHz, 用于高性能的系统运行
 - 外部 4~24 MHz 高速晶振输入用于精准的定时操作
 - 外部 32.768 KHz 低速晶振输入用于RTC及低功耗模式操作
- GPIO
 - 四种I/O模式:
 - ◆ 准双向模式
 - ◆ 推挽输出模式
 - ◆ 开漏输出模式
 - ◆ 高阻输入模式
 - TTL/Schmitt触发输入可选

- I/O管脚可被配置为边沿/电平触发模式的中断源
- 支持大电流驱动/灌入I/O 模式
- Timer
 - 支持4组32位定时器, 每个定时器包括一个24位向上计数定时器和一个8位预分频计数器
 - 每个定时器有独立的时钟源
 - 提供 one-shot, periodic, toggle 和 auto-reload 计数操作模式
 - 支持事件计数功能 (NuMicro™ NUC100/NUC120 Low Density only)
- Watch Dog Timer
 - 多个时钟源可选
 - 从1.6ms到26316.8ms有8个可选的定时溢出周期(取决于所选的时钟源)
 - WDT可用作掉电模式的唤醒
 - 看门狗定时溢出的中断/复位选择
- RTC
 - 通过频率补偿寄存器(FCR) 支持软件频率补偿功能
 - 支持RTC计数(秒, 分, 小时) 及万年历功能(日, 月, 年)
 - 支持闹铃寄存器 (秒, 分, 小时, 日, 月, 年)
 - 可选择为12小时制或24小时制
 - 闰年自动识别
 - 支持周期时间滴答中断, 包括8个可选周期1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 和 1 second
 - 支持唤醒功能
- PWM/Capture
 - 内建四个16位PWM产生器,可输出8路PWM或4组互补配对PWM
 - 每个PWM产生器配有一个时钟源选择器, 一个时钟分频器, 一个8位时钟预分频和一个用于互补配对PWM的死区发生器
 - 8路16位捕捉定时器(共享PWM定时器)提供8路输入的上升/下降沿的捕捉功能
 - 支持捕捉(Capture)中断
- UART
 - 最多三组UART控制器(Low Density 仅支持两组UART 控制器)
 - 支持流程控制的UART端口(TXD, RXD, CTS and RTS)
 - UART0带 63-字节FIFO 用于高速模式
 - UART1/2(可选) 带15-字节FIFO用于标准模式
 - 支持IrDA(SIR)协议
 - 支持 RS-485 9 位模式和方向控制. (Low Density Only)
 - 可编程波特率发生器频率高至1/16系统时钟
 - 支持PDMA模式
- SPI
 - 最高支持4组SPI控制器
 - 主机速率高至 16 Mbps /从机高至10Mbps
 - 支持 SPI 主机/从机模式
 - 全双工同步串行数据传输
 - 可变数据长度(从1位至32位)传输模式
 - 可设置MSB 或LSB 在前的传输模式
 - 在时钟上升沿或下降沿接收还是发送是独立配置的

- 当作为主机时2条从机片选线，作为从机时1条从机片选线
- 32位传输模式下的字节睡眠模式
- 支持 PDMA 模式
- I²C
 - 最多支持2组 I2C 设备
 - 主/从机最高传输速率 1Mbit/s
 - 主从机之间双向数据传输
 - 多主机总线支持 (无中心主机)
 - 多主机同时传输数据时仲裁，避免总线上串行数据损坏
 - 总线采用串行同步时钟,可实现设备之间以不同的速率传输
 - 串行同步时钟可作为握手方式控制总线上数据暂停及恢复传送
 - 可编程的时钟适用于不同速率控制
 - I²C总线上支持多地址识别 (4个从机地址带mask选项)
- I²S
 - 外部音频CODEC 接口
 - 可作主机也可作从机模式
 - 能处理8, 16, 24 和 32 位word
 - 支持单声道和立体声的音频数据
 - 支持I²S 和 最高有效位数据格式
 - 提供两组8字的FIFO数据缓存，一组用于发送，一组用于接收
 - 缓冲区超过可编程边界时，产生中断请求
 - 支持两组DMA请求，一组用于发送，另一组用于接收
- PS/2 设备控制器
 - 禁止Host 通信和请求发送检测
 - 接收帧错误检测
 - 可编程的1到16字节的发送缓冲以减少CPU的负担
 - 数据接收的双缓冲
 - 软件可控总线
- USB 2.0 Full-Speed Device
 - 一组12Mbps 的USB 2.0 FS 设备
 - 片内集成USB收发模块
 - 提供1组中断源，四个中断事件
 - 支持控制传输 (Control)，批量传输 (Bulk In/Out)，中断传输(Interrupt)及同步传输
 - 当总线上无信号达到3ms时，具有自动暂停的功能
 - 支持6组可编程端点(endpoints)
 - 512字节内部SRAM作为USB的缓存区
 - 支持远程唤醒功能
- 支持EBI (外部总线接口) (Low Density 64-pin Package Only)
 - 可访问的空间: 8位模式为64KB，16位模式为128KB
 - 支持8位/16位 数据宽度
 - 在16位数据宽度模式下支持字节写入
- ADC
 - 12位ADC，转换速率达600K SPS
 - 最多8通道单端模式输入或4通道差分模式输入



- 单一扫描模式/单周期扫描模式/连续扫描模式(Single scan/single cycle scan/continuous scan)
- 每个通道有独立的结果寄存器
- 扫描使能通道
- 阈电压侦测
- 软件编程或外部管脚触发开始转换
- 支持 PDMA 模式
- 模拟比较器(Analog Comparator)
 - 2 组模拟比较器模块
 - 负端电位可选择外部输入或内部频带间隙电压
 - 比较结果改变可作为中断触发条件
 - 支持掉电模式唤醒功能
- 内建温度传感器， 1℃ 分辨率
- 欠压检测(Brown-out detector)
 - 支持四级检测电压: 4.5V/3.8V/2.7V/2.2V
 - 支持欠压中断和复位选择
- 低压复位(Low Voltage Reset)
 - 阈电压: 2.0V
- 工作温度: -40℃~85℃
- 封装:
 - 无铅封装(RoHS)
 - LQFP 100-pin / 64-pin / 48-pin (100-pin for Medium Density Only)



3 编号信息列表及管脚名称定义

3.1 NuMicro™ NUC120 产品选型指南

3.1.1 NuMicro™ NUC120 Medium Density USB Line 选型指南

编号	APROM	RAM	Data Flash	ISP Loader ROM	I/O	Timer	各总线界面						I ² S	Comp.	PWM	ADC	RTC	EBI	ISP ICP	封装
							UART	SPI	I ² C	USB	LIN	CAN								
NUC120LD3AN	64 KB	16 KB	4 KB	4 KB	up to 31	4x32-bit	2	1	2	1	-	-	1	1	4	8x12-bit	v	-	v	LQFP48
NUC120LE3AN	128 KB	16 KB	Definable	4 KB	up to 31	4x32-bit	2	1	2	1	-	-	1	1	4	8x12-bit	v	-	v	LQFP48
NUC120RD3AN	64 KB	16 KB	4 KB	4 KB	up to 45	4x32-bit	2	2	2	1	-	-	1	2	6	8x12-bit	v	-	v	LQFP64
NUC120RE3AN	128 KB	16 KB	Definable	4 KB	up to 45	4x32-bit	2	2	2	1	-	-	1	2	6	8x12-bit	v	-	v	LQFP64
NUC120VD2AN	64 KB	8 KB	4 KB	4 KB	up to 76	4x32-bit	3	4	2	1	-	-	1	2	8	8x12-bit	v	-	v	LQFP100
NUC120VD3AN	64 KB	16 KB	4 KB	4 KB	up to 76	4x32-bit	3	4	2	1	-	-	1	2	8	8x12-bit	v	-	v	LQFP100
NUC120VE3AN	128 KB	16 KB	Definable	4 KB	up to 76	4x32-bit	3	4	2	1	-	-	1	2	8	8x12-bit	v	-	v	LQFP100

3.1.2 NuMicro™ NUC120 Low Density USB Line选型指南

编号	APROM	RAM	Data Flash	ISP Loader ROM	I/O	Timer	各总线界面						I ² S	Comp.	PWM	ADC	RTC	EBI	ISP ICP	封装
							UART	SPI	I ² C	USB	LIN	CAN								
NUC120LC1BN	32 KB	4 KB	4 KB	4 KB	up to 31	4x32-bit	2	1	2	1	-	-	1	1	4	8x12-bit	v	-	v	LQFP48
NUC120LD1BN	64 KB	4 KB	4 KB	4 KB	up to 31	4x32-bit	2	1	2	1	-	-	1	1	4	8x12-bit	v	-	v	LQFP48
NUC120LD2BN	64 KB	8 KB	4 KB	4 KB	up to 31	4x32-bit	2	1	2	1	-	-	1	1	4	8x12-bit	v	-	v	LQFP48
NUC120RC1BN	32 KB	4 KB	4 KB	4 KB	up to 45	4x32-bit	2	2	2	1	-	-	1	2	4	8x12-bit	v	v	v	LQFP64
NUC120RD1BN	64 KB	4 KB	4 KB	4 KB	up to 45	4x32-bit	2	2	2	1	-	-	1	2	4	8x12-bit	v	v	v	LQFP64
NUC120RD2BN	64 KB	8 KB	4 KB	4 KB	up to 45	4x32-bit	2	2	2	1	-	-	1	2	4	8x12-bit	v	v	v	LQFP64

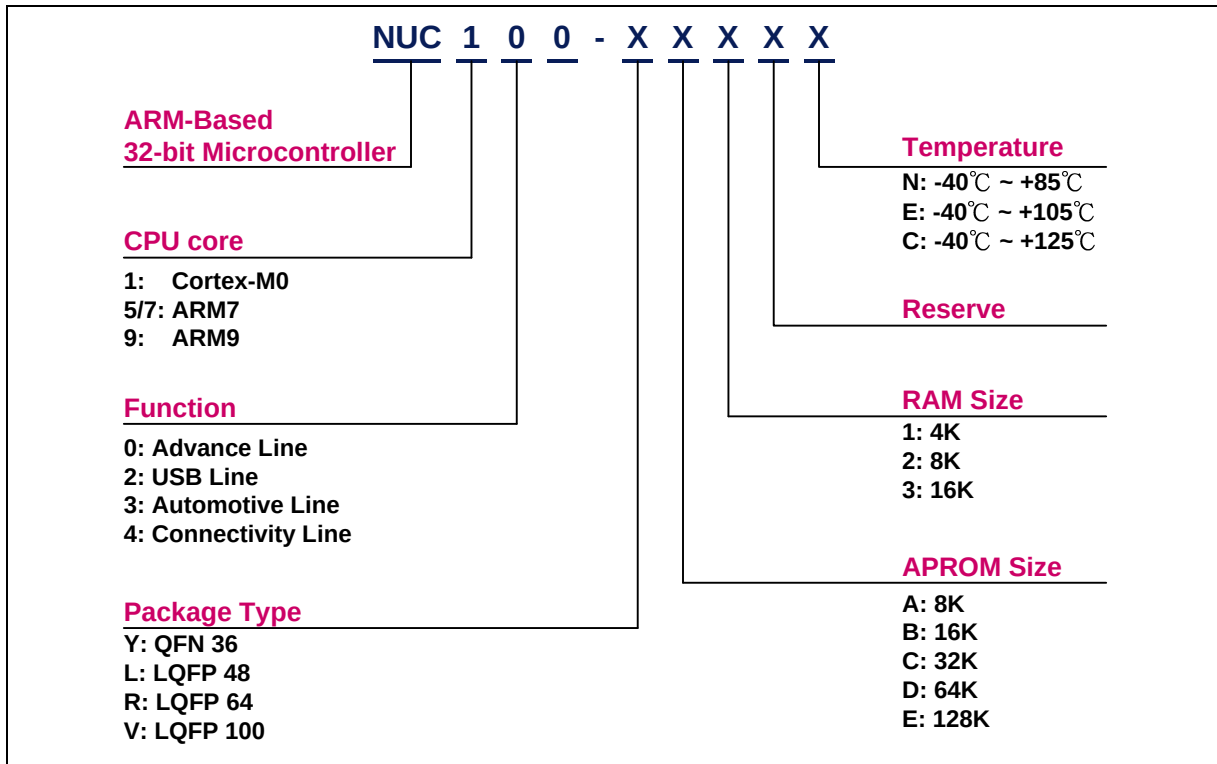


图 3-1 NuMicro™ NUC100 系列选型码

3.2 管脚配置

3.2.1 NuMicro™ NUC120 Medium Density 管脚图

3.2.1.1 NuMicro™ NUC120 LQFP 100 pin

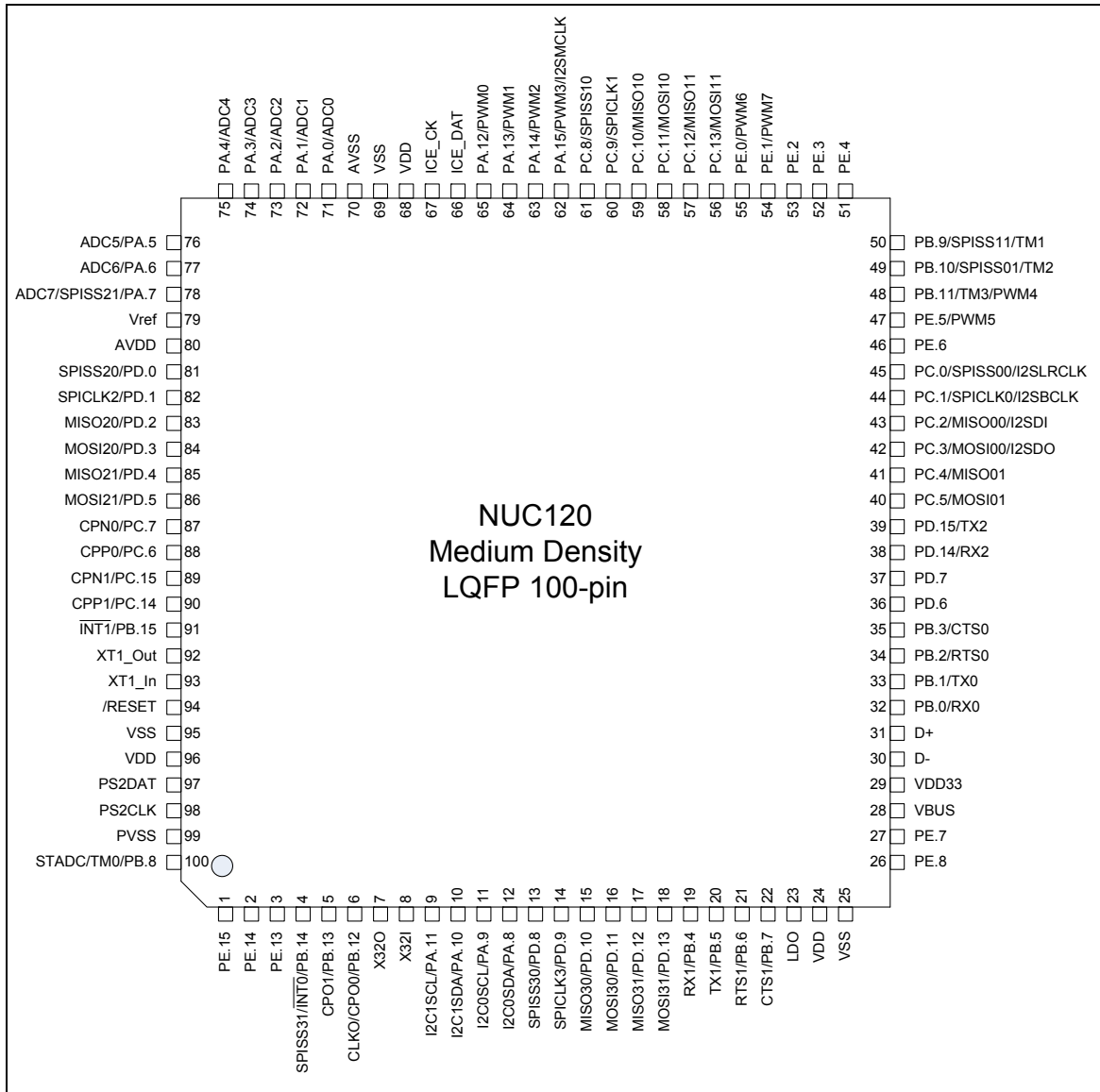


图 3-2 NuMicro™ NUC120 Medium Density LQFP 100-pin 管脚图

3.2.1.2 NuMicro™ NUC120 LQFP 64 pin

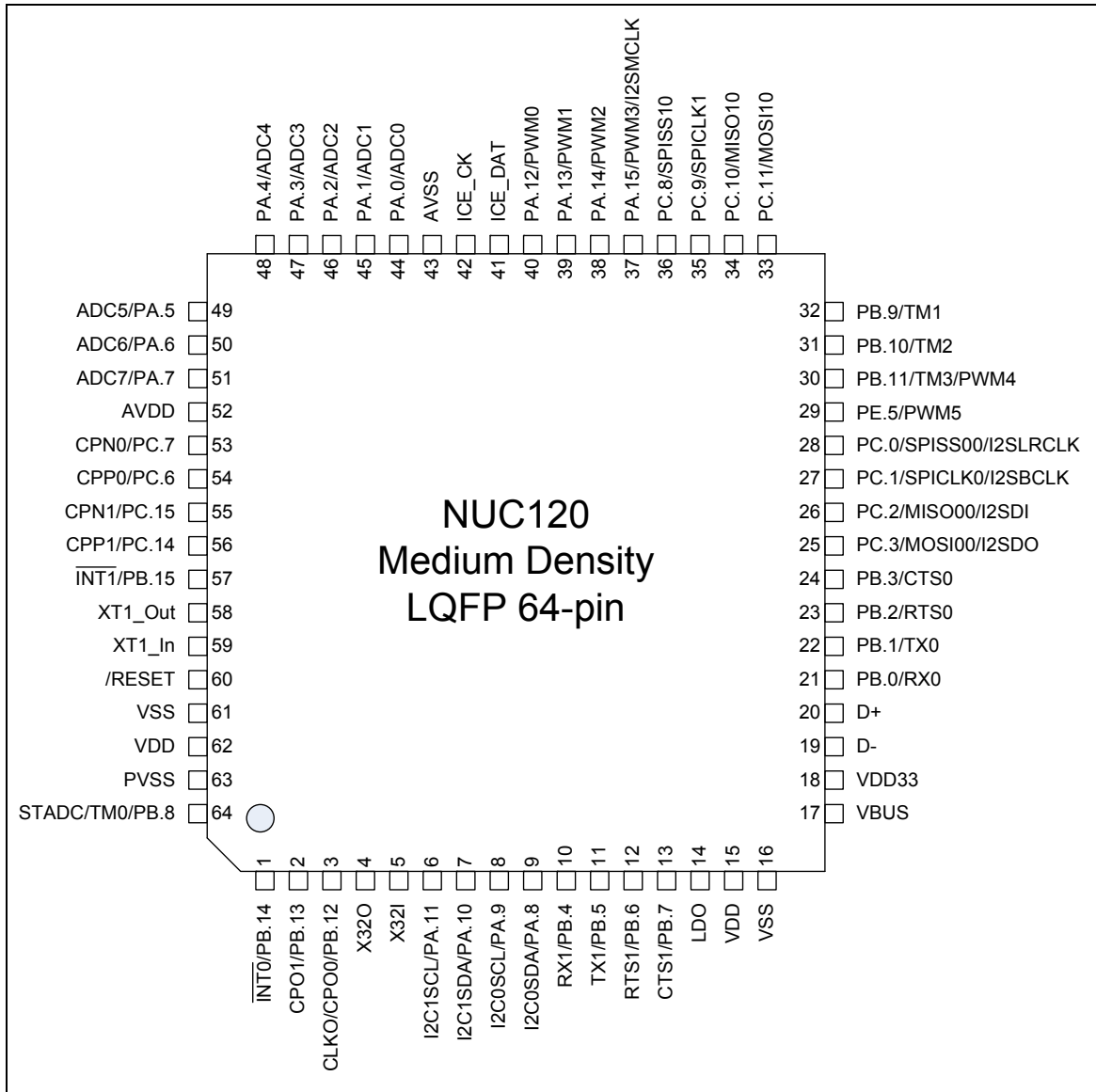


图 3-3 NuMicro™ NUC120 Medium Density LQFP 64-pin 管脚图

3.2.1.3 NuMicro™ NUC120 LQFP 48 pin

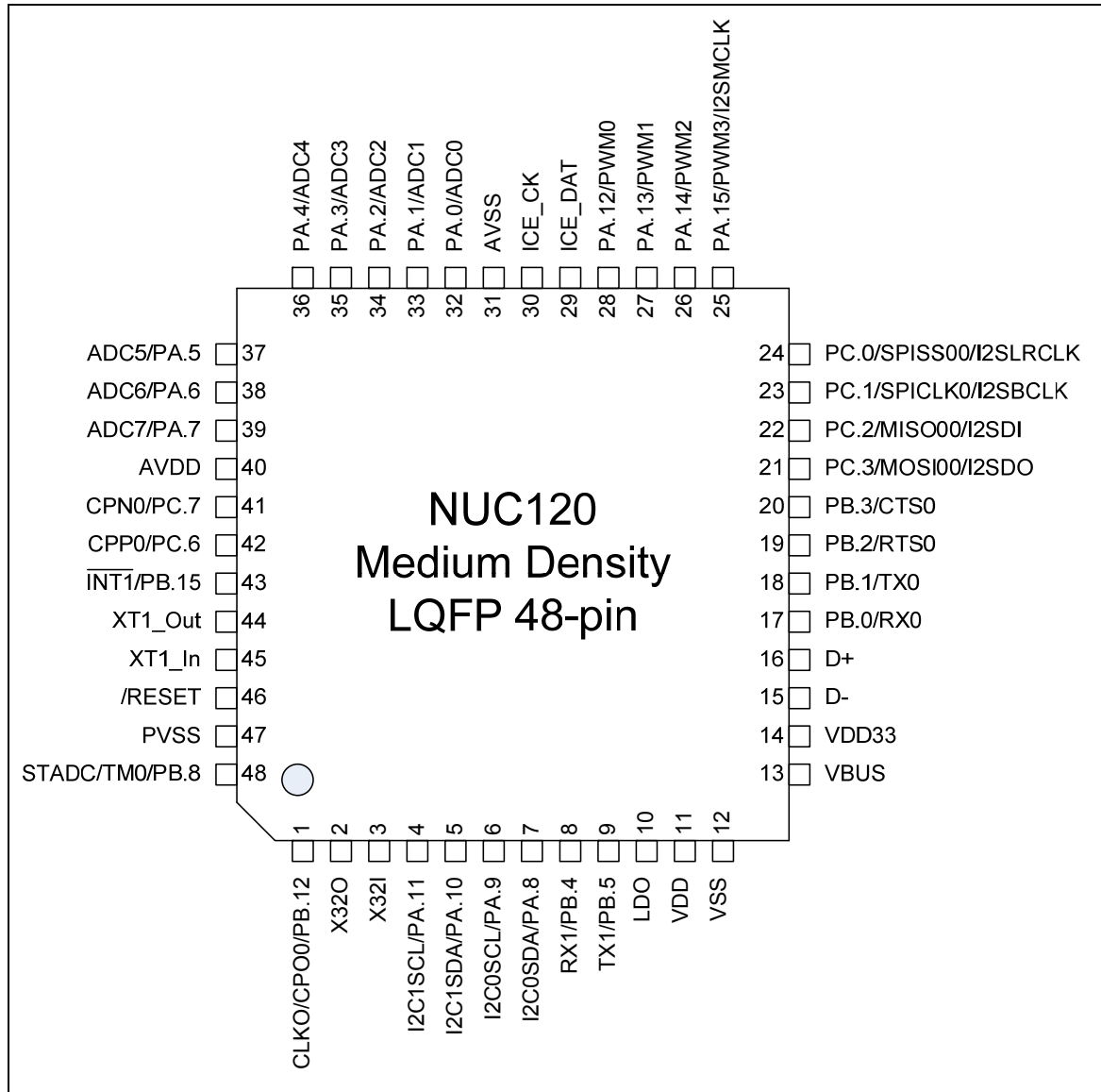


图 3-4 NuMicro™ NUC120 Medium Density LQFP 48-pin 管脚图

3.2.2 NuMicro™ NUC120 Low Density管脚图

3.2.2.1 NuMicro™ NUC120 LQFP 64 pin

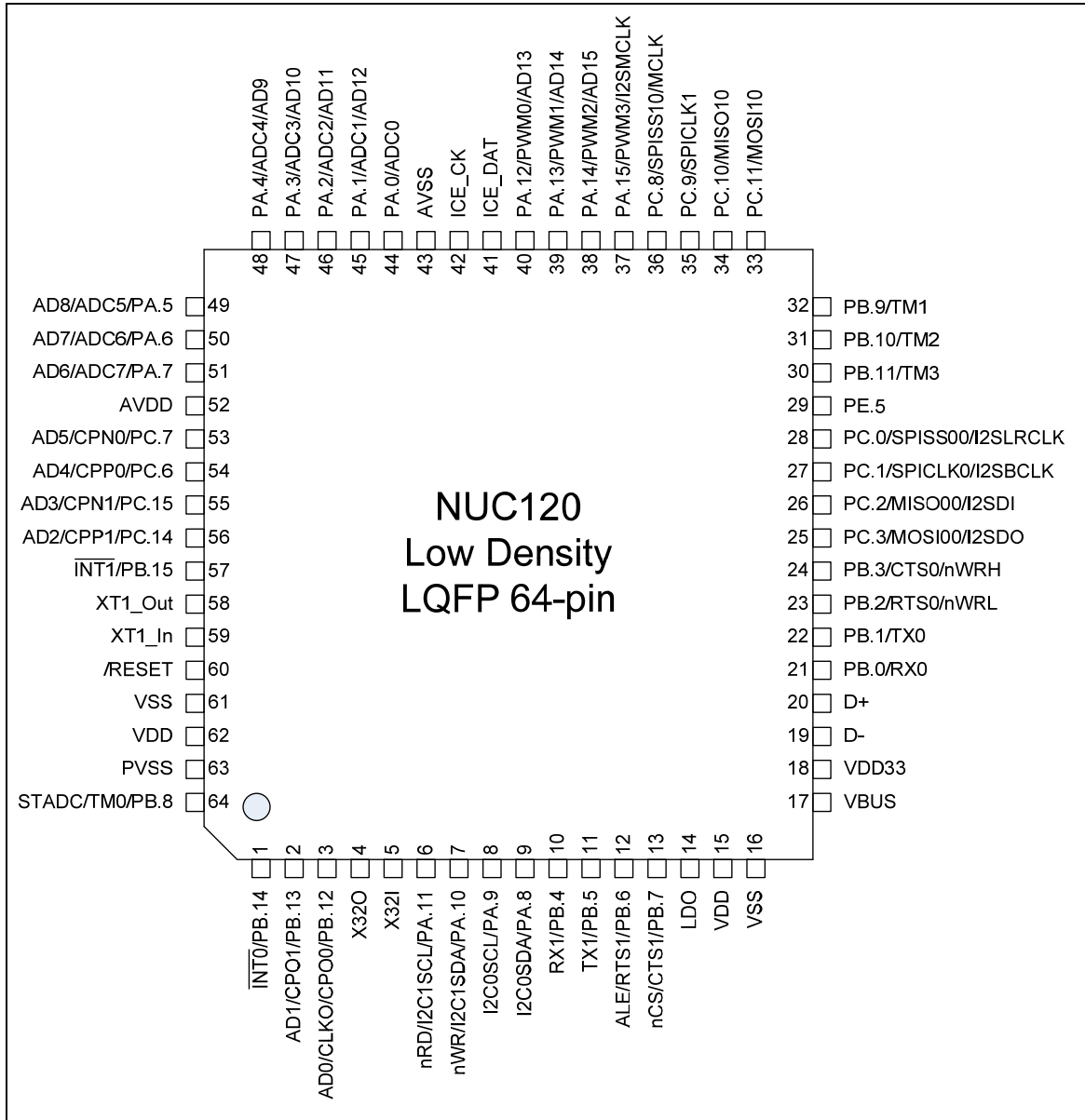


图 3-5 NuMicro™ NUC120 Low Density LQFP 64-pin 管脚图

3.2.2.2 NuMicro™ NUC120 LQFP 48 pin

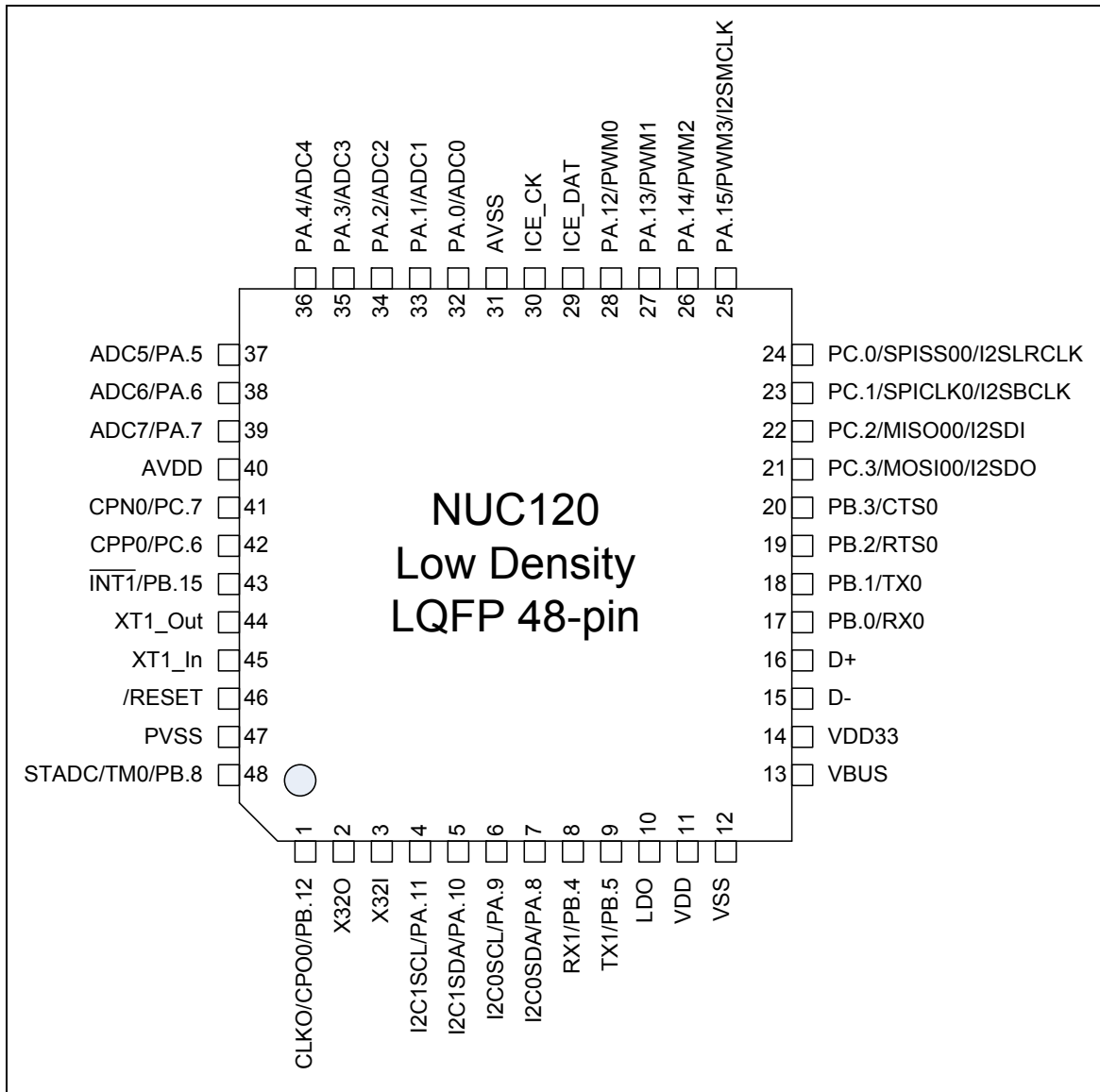


图 3-6 NuMicro™ NUC120 Low Density LQFP 48-pin 管脚图

3.3 管脚功能描述

3.3.1 NuMicro™ NUC120 Medium Density管脚定义

3.3.1.1 NuMicro™ NUC120 Medium Density引脚定义

管脚号.			管脚名称	管脚类型	描述
LQFP 100	LQFP 64	LQFP 48			
1			PE.15	I/O	通用数字输入/输出管脚
2			PE.14	I/O	通用数字输入/输出管脚
3			PE.13	I/O	通用数字输入/输出管脚
4	1		PB.14	I/O	通用数字输入/输出管脚
			/INT0	I	/INT0: 外部中断1输入脚
			SPISS31	I/O	SPISS31: SPI3 2 nd 从机选择脚
5	2		PB.13	I/O	通用数字输入/输出管脚
			CPO1	O	比较器1输出脚
6	3	1	PB.12	I/O	通用数字输入/输出管脚
			CPO0	O	比较器0输出脚
			CLKO	O	分频器输出脚
7	4	2	X32O	O	32.768 kHz crystal 输出脚
8	5	3	X32I	I	32.768 kHz crystal 输入脚
9	6	4	PA.11	I/O	通用数字输入/输出管脚
			I2C1SCL	I/O	I2C1SCL: I ² C1时钟脚
10	7	5	PA.10	I/O	通用数字输入/输出管脚
			I2C1SDA	I/O	I2C1SDA: I ² C1数据输入/输出脚
11	8	6	PA.9	I/O	通用数字输入/输出管脚
			I2C0SCL	I/O	I2C0SCL: I ² C0时钟脚
12	9	7	PA.8	I/O	通用数字输入/输出管脚
			I2C0SDA	I/O	I2C0SDA: I ² C0 数据输入/输出脚
13			PD.8	I/O	通用数字输入/输出管脚
			SPISS30	I/O	SPISS30: SPI3从机选择脚

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
14			PD.9	I/O		通用数字输入/输出管脚
			SPICLK3	I/O		SPICLK3: SPI3 串行时钟脚
15			PD.10	I/O		通用数字输入/输出管脚
			MISO30	I		MISO30: SPI3 MISO (主机输入, 从机输出) pin
16			PD.11	I/O		通用数字输入/输出管脚
			MOSI30	O		MOSI30: SPI3 MOSI (主机输出, 从机输入) pin
17			PD.12	I/O		通用数字输入/输出管脚
			MISO31	I		MISO31: SPI3 2 nd MISO (主机输入, 从机输出) pin
18			PD.13	I/O		通用数字输入/输出管脚
			MOSI31	O		MOSI31: SPI3 2 nd MOSI (主机输出, 从机输入) pin
19	10	8	PB.4	I/O		通用数字输入/输出管脚
			RXD1	I		RXD1: UART1 数据接收输入脚
20	11	9	PB.5	I/O		通用数字输入/输出管脚
			TXD1	O		TXD1: UART1 数据发送输出脚
21	12		PB.6	I/O		通用数字输入/输出管脚
			RTS1			RTS1: UART1 请求发送输出脚
22	13		PB.7	I/O		通用数字输入/输出管脚
			CTS1			CTS1: UART1 清除发送输入脚
23	14	10	LDO	P		LDO 输出脚
24	15	11	VDD	P		电源供应引脚, 为 IO 端口、内部 PLL 电路 LDO 源和数字功能提供电源
25	16	12	VSS	P		地
26			PE.8	I/O		通用数字输入/输出管脚
27			PE.7	I/O		通用数字输入/输出管脚
28	17	13	VBUS	USB		USB HOST 或 HUB 提供电源脚
29	18	14	VDD33	USB		内部 3.3V 电压输出引脚通用
30	19	15	D-	USB		USB 差分信号 D-
31	20	16	D+	USB		USB 差分信号 D+

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
32	21	17	PB.0	I/O		通用数字输入/输出管脚
			RXD0	I		RXD0: UART0数据接收输入脚
33	22	18	PB.1	I/O		通用数字输入/输出管脚
			TXD0	O		TXD0: UART0数据发送输出脚
34	23	19	PB.2	I/O		通用数字输入/输出管脚
			RTS0			RTS0: UART0请求发送输出脚
35	24	20	PB.3	I/O		通用数字输入/输出管脚
			CTS0			CTS0: UART0清发送输入脚
36			PD.6	I/O		通用数字输入/输出管脚
37			PD.7	I/O		通用数字输入/输出管脚
38			PD.14	I/O		通用数字输入/输出管脚
			RXD2	I		RXD2: UART2数据接收输入脚
39			PD.15	I/O		通用数字输入/输出管脚
			TXD2	O		TXD2: UART2数据发送输出脚
40			PC.5	I/O		通用数字输入/输出管脚
			MOSI01	O		MOSI01: SPI0 2 nd MOSI (主机输出, 从机输入) pin
41			PC.4	I/O		通用数字输入/输出管脚
			MISO01	I		MISO01: SPI0 2 nd MISO (主机输入, 从机输出) pin
42	25	21	PC.3	I/O		通用数字输入/输出管脚
			MOSI00	O		MOSI00: SPI0 MOSI (主机输出, 从机输入) pin
			I2SDO	O		I2SDO: I ² S数据输出
43	26	22	PC.2	I/O		通用数字输入/输出管脚
			MISO00	I		MISO00: SPI0 MISO (主机输入, 从机输出) pin
			I2SDI	I		I2SDI: I ² S数据输入
44	27	23	PC.1	I/O		通用数字输入/输出管脚
			SPICLK0	I/O		SPICLK0: SPI0串行时钟脚
			I2SBCLK	I/O		I2SBCLK: I ² S bit 时钟脚

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
45	28	24	PC.0	I/O		通用数字输入/输出管脚
			SPISS00	I/O		SPISS00: SPI0 从机选择脚
			I2SLRCLK	I/O		I2SLRCLK: I ² S左右声道时钟
46			PE.6	I/O		通用数字输入/输出管脚
47	29		PE.5	I/O		通用数字输入/输出管脚
			PWM5	O		PWM5: PWM 输出
48	30		PB.11	I/O		通用数字输入/输出管脚
			TM3	O		TM3: Timer3 外部计数器输入
			PWM4	O		PWM4: PWM 输出
49	31		PB.10	I/O		通用数字输入/输出管脚
			TM2	O		TM2: Timer2 外部计数器输入
			SPISS01	I/O		SPISS01: SPI0 2 nd 从机选择脚
50	32		PB.9	I/O		通用数字输入/输出管脚
			TM1	O		TM1: Timer1 外部计数器输入
			SPISS11	I/O		SPISS11: SPI1 2 nd 从机选择脚
51			PE.4	I/O		通用数字输入/输出管脚
52			PE.3	I/O		通用数字输入/输出管脚
53			PE.2	I/O		通用数字输入/输出管脚
54			PE.1	I/O		通用数字输入/输出管脚
			PWM7	O		PWM7: PWM output
55			PE.0	I/O		通用数字输入/输出管脚
			PWM6	O		PWM6: PWM output
56			PC.13	I/O		通用数字输入/输出管脚
			MOSI11	O		MOSI11: SPI1 2 nd MOSI (主机输出, 从机输入) pin
57			PC.12	I/O		通用数字输入/输出管脚
			MISO11	I		MISO11: SPI1 2 nd MISO (主机输入, 从机输出) pin
58	33		PC.11	I/O		通用数字输入/输出管脚

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
			MOSI10	O		MOSI10: SPI1 MOSI (主机输出, 从机输入) pin
59	34		PC.10	I/O		通用数字输入/输出管脚
			MISO10	I		MISO10: SPI1 MISO (主机输入, 从机输出)pin
60	35		PC.9	I/O		通用数字输入/输出管脚
			SPICLK1	I/O		SPICLK1: SPI1 串行时钟脚
61	36		PC.8	I/O		通用数字输入/输出管脚
			SPISS10	I/O		SPISS10: SPI1 从机选择脚
62	37	25	PA.15	I/O		通用数字输入/输出管脚
			PWM3	O		PWM3: PWM 输出脚
			I2SMCLK	O		I2SMCLK: I ² S 主机时钟输出脚
63	38	26	PA.14	I/O		通用数字输入/输出管脚
			PWM2	O		PWM2: PWM 输出
64	39	27	PA.13	I/O		通用数字输入/输出管脚
			PWM1	O		PWM1: PWM 输出
65	40	28	PA.12	I/O		通用数字输入/输出管脚
			PWM0	O		PWM0: PWM 输出
66	41	29	ICE_DAT	I/O		调试器的串行数据脚
67	42	30	ICE_CK	I		调试器的串行时钟脚
68			VDD	P		电源供应引脚, 为IO端口、内部PLL电路LDO源和数字电路提供电源
69			VSS	P		地
70	43	31	AVSS	AP		模拟电路地脚
71	44	32	PA.0	I/O		通用数字输入/输出管脚
			ADC0	AI		ADC0: ADC 模拟输入
72	45	33	PA.1	I/O		通用数字输入/输出管脚
			ADC1	AI		ADC1: ADC 模拟输入
73	46	34	PA.2	I/O		通用数字输入/输出管脚
			ADC2	AI		ADC2: ADC 模拟输入

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
74	47	35	PA.3	I/O		通用数字输入/输出管脚
			ADC3	AI		ADC3: ADC模拟输入
75	48	36	PA.4	I/O		通用数字输入/输出管脚
			ADC4	AI		ADC4: ADC模拟输入
76	49	37	PA.5	I/O		通用数字输入/输出管脚
			ADC5	AI		ADC5: ADC模拟输入
77	50	38	PA.6	I/O		通用数字输入/输出管脚
			ADC6	AI		ADC6: ADC模拟输入
78	51	39	PA.7	I/O		通用数字输入/输出管脚
			ADC7	AI		ADC7: ADC模拟输入
			SPISS21	I/O		SPISS21: SPI2 2 nd 从机选择脚
79			Vref	AP		ADC参考电压输入
80	52	40	AVDD	AP		内部模拟电路电源
81			PD.0	I/O		通用数字输入/输出管脚
			SPISS20	I/O		SPISS20: SPI2从机选择脚
82			PD.1	I/O		通用数字输入/输出管脚
			SPICLK2	I/O		SPICLK2: SPI2串行时钟脚
83			PD.2	I/O		通用数字输入/输出管脚
			MISO20	I		MISO20: SPI2 MISO (主机输入, 从机输出) pin
84			PD.3	I/O		通用数字输入/输出管脚
			MOSI20	O		MOSI20: SPI2 MOSI (主机输出, 从机输入) pin
85			PD.4	I/O		通用数字输入/输出管脚
			MISO21	I		MISO21: SPI2 2 nd MISO (主机输入, 从机输出) pin
86			PD.5	I/O		通用数字输入/输出管脚
			MOSI21	O		MOSI21: SPI2 2 nd MOSI (主机输出, 从机输入) pin
87	53	41	PC.7	I/O		通用数字输入/输出管脚
			CPN0	I		CPN0: Comparator0 负端输入脚

管脚号.			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
88	54	42	PC.6	I/O		通用数字输入/输出管脚
			CPP0	I		CPP0: Comparator0 正端输入脚
89	55		PC.15	I/O		通用数字输入/输出管脚
			CPN1	I		CPN1: Comparator1 负端输入脚
90	56		PC.14	I/O		通用数字输入/输出管脚
			CPP1	I		CPP1: Comparator1 正端输入脚
91	57	43	PB.15	I/O		通用数字输入/输出管脚
			/INT1	I		/INT1: 外部 中断0输入脚
92	58	44	XT1_OUT	O		外部 4~24 MHz 高速晶振输出脚
93	59	45	XT1_IN	I		外部 4~24 MHz 高速晶振输入脚
94	60	46	/RESET	I		外部复位输入: 低有效, 置低时复位MCU为初始状态, 带内部上拉.
95	61		VSS	P		地
96	62		VDD	P		电源供应引脚, 为IO端口、内部PLL电路LDO源和数字电路提供电源
97			PS2DAT	I/O		PS/2 数据脚
98			PS2CLK	I/O		PS/2 时钟脚
99	63	47	PVSS	I/O		PLL 地
100	64	48	PB.8	I/O		通用数字输入/输出管脚
			STADC	I		STADC: ADC 外部触发输入.
			TM0	O		TM0: Timer0 外部计数器输入

Note: Pin Type I=Digital Input, O=Digital Output; AI=Analog Input; P=Power Pin; AP=Analog Power

3.3.2 NuMicro™ NUC120 Low Density引脚定义

3.3.2.1 NuMicro™ NUC120 Low Density Pin Description

Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
1		PB.14	I/O		通用数字输入/输出管脚
		/INT0	I		/INT0: 外部中断1输入脚
2		PB.13	I/O		通用数字输入/输出管脚
		CPO1	O		Comparator1 输出
		AD1	I/O		EBI地址/数据总线位1 (64pin package only)
3	1	PB.12	I/O		通用数字输入/输出管脚
		CPO0	O		Comparator0 输出脚
		CLKO	O		分频器输出脚
		AD0	I/O		EBI 地址/数据总线位0 (64pin package only)
4	2	X32O	O		32.768 KHz crystal 输出脚
5	3	X32I	I		32.768 KHz crystal 输入脚
6	4	PA.11	I/O		通用数字输入/输出管脚
		I2C1SCL	I/O		I2C1SCL: I ² C1 时钟脚
		nRD	O		EBI 读使能输出脚(64pin package only)
7	5	PA.10	I/O		通用数字输入/输出管脚
		I2C1SDA	I/O		I2C1SDA: I ² C1 数据输入/输出脚
		nWR	O		EBI 写使能输出脚(64pin package only)
8	6	PA.9	I/O		通用数字输入/输出管脚
		I2C0SCL	I/O		I2C0SCL: I ² C0时钟脚
9	7	PA.8	I/O		通用数字输入/输出管脚
		I2C0SDA	I/O		I2C0SDA: I ² C0数据输入/输出脚
10	8	PB.4	I/O		通用数字输入/输出管脚
		RXD1	I		RXD1: UART1数据接收输入脚
11	9	PB.5	I/O		通用数字输入/输出管脚

Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
		TXD1	O		TXD1: UART1数据发送输出脚
12		PB.6	I/O		通用数字输入/输出管脚
		RTS1			RTS1: UART1请求发送输出脚
		ALE	O		EBI 地址锁存使能输出脚(64pin package only)
13		PB.7	I/O		通用数字输入/输出管脚
		CTS1			CTS1: UART1清发送输入脚
		nCS	O		EBI 片选使能输出脚 (64pin package only)
14	10	LDO	P		LDO 输出脚
15	11	VDD	P		电源供应引脚, 为IO端口、内部PLL电路LDO源和数字功能提供电源
16	12	VSS	P		地
17	13	VBUS	USB		USB HOST或HUB提供电源脚
18	14	VDD33	USB		内部3.3V电压输出引脚
19	15	D-	USB		USB 差分信号 D-
20	16	D+	USB		USB 差分信号 D+
21	17	PB.0	I/O		通用数字输入/输出管脚
		RXD0	I		RXD0: UART0数据接收输入脚
22	18	PB.1	I/O		通用数字输入/输出管脚
		TXD0	O		TXD0: UART0数据发送输出脚
23	19	PB.2	I/O		通用数字输入/输出管脚
		RTS0			RTS0: UART0请求发送输出脚
		nWRL	O		EBI 低字节写使能输出脚(64pin package only)
24	20	PB.3	I/O		通用数字输入/输出管脚
		CTS0			CTS0: UART0清发送输入脚
		nWRH	O		EBI 高字节写使能输出脚(64pin package only)
25	21	PC.3	I/O		通用数字输入/输出管脚
		MOSI00	O		MOSI00: SPI0 MOSI(主机输出, 从机输入) pin
		I2SDO	O		I2SDO: I ² S 数据输出

Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
26	22	PC.2	I/O		通用数字输入/输出管脚
		MISO00	I		MISO00: SPI0 MISO(主机输入, 从机输出) pin
		I2SDI	I		I2SDI: I ² S数据输入
27	23	PC.1	I/O		通用数字输入/输出管脚
		SPICLK0	I/O		SPICLK0: SPI0 串行时钟脚
		I2SBCLK	I/O		I2SBCLK: I ² S bit 时钟脚
28	24	PC.0	I/O		通用数字输入/输出管脚
		SPISS00	I/O		SPISS00: SPI0 从机选择脚
		I2SLRCLK	I/O		I2SLRCLK: I ² S左右声道时钟
29		PE.5	I/O		通用数字输入/输出管脚
30		PB.11	I/O		通用数字输入/输出管脚
		TM3	O		TM3: Timer3 外部计数器输入
31		PB.10	I/O		通用数字输入/输出管脚
		TM2	O		TM2: Timer2 外部计数输入
32		PB.9	I/O		通用数字输入/输出管脚
		TM1	O		TM1: Timer1 外部计数器输入
33		PC.11	I/O		通用数字输入/输出管脚
		MOSI10	O		MOSI10: SPI1 MOSI(主机输出, 从机输入) pin
34		PC.10	I/O		通用数字输入/输出管脚
		MISO10	I		MISO10: SPI1 MISO(主机输入, 从机输出) pin
35		PC.9	I/O		通用数字输入/输出管脚
		SPICLK1	I/O		SPICLK1: SPI1 串行时钟脚
36		PC.8	I/O		通用数字输入/输出管脚
		SPISS10	I/O		SPISS10: SPI1 从机选择脚
		MCLK	O		EBI 外部时钟输出脚 (64pin package only)
37	25	PA.15	I/O		通用数字输入/输出管脚
		PWM3	O		PWM3: PWM输出

Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
		I2SMCLK	O		I2SMCLK: I ² S主机时钟输出脚
38	26	PA.14	I/O		通用数字输入/输出管脚
		PWM2	O		PWM2: PWM 输出
		AD15	I/O		EBI地址/数据总线位15 (64pin package only)
39	27	PA.13	I/O		通用数字输入/输出管脚
		PWM1	O		PWM1: PWM 输出
		AD14	I/O		EBI地址/数据总线位14 (64pin package only)
40	28	PA.12	I/O		通用数字输入/输出管脚
		PWM0	O		PWM0: PWM 输出
		AD13	I/O		EBI地址/数据总线位13 (64pin package only)
41	29	ICE_DAT	I/O		调试器的串行数据脚
42	30	ICE_CK	I		调试器的串行时钟脚
43	31	AVSS	AP		模拟电路地
44	32	PA.0	I/O		通用数字输入/输出管脚
		ADC0	AI		ADC0: ADC 模拟输入
45	33	PA.1	I/O		通用数字输入/输出管脚
		ADC1	AI		ADC1: ADC 模拟输入
		AD12	I/O		EBI地址/数据总线位12 (64pin package only)
46	34	PA.2	I/O		通用数字输入/输出管脚
		ADC2	AI		ADC2: ADC 模拟输入
		AD11	I/O		EBI地址/数据总线位11 (64pin package only)
47	35	PA.3	I/O		通用数字输入/输出管脚
		ADC3	AI		ADC3: ADC 模拟输入
		AD10	I/O		EBI地址/数据总线位10 (64pin package only)
48	36	PA.4	I/O		通用数字输入/输出管脚
		ADC4	AI		ADC4: ADC 模拟输入
		AD9	I/O		EBI地址/数据总线位9 (64pin package only)

Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
49	37	PA.5	I/O		通用数字输入/输出管脚
		ADC5	AI		ADC5: ADC 模拟输入
		AD8	I/O		EBI地址/数据总线位8 (64pin package only)
50	38	PA.6	I/O		通用数字输入/输出管脚
		ADC6	AI		ADC6: ADC 模拟输入
		AD7	I/O		EBI地址/数据总线位7 (64pin package only)
51	39	PA.7	I/O		通用数字输入/输出管脚
		ADC7	AI		ADC7: ADC 模拟输入
		AD6	I/O		EBI地址/数据总线位6 (64pin package only)
52	40	AVDD	AP		内部模拟电路电源
53	41	PC.7	I/O		通用数字输入/输出管脚
		CPN0	I		CPN0: Comparator0 负端输入脚
		AD5	I/O		EBI地址/数据总线位5 (64pin package only)
54	42	PC.6	I/O		通用数字输入/输出管脚
		CPP0	I		CPP0: Comparator0 正端输入脚
		AD4	I/O		EBI地址/数据总线位4 (64pin package only)
55		PC.15	I/O		通用数字输入/输出管脚
		CPN1	I		CPN1: Comparator1 负端输入脚
		AD3	I/O		EBI地址/数据总线位3 (64pin package only)
56		PC.14	I/O		通用数字输入/输出管脚
		CPP1	I		CPP1: Comparator1 正端输入脚
		AD2	I/O		EBI地址/数据总线位2 (64pin package only)
57	43	PB.15	I/O		通用数字输入/输出管脚
		/INT1	I		/INT1: 外部中断0输入脚
58	44	XT1_OUT	O		外部 4~24 MHz 高速晶振输出脚
59	45	XT1_IN	I		外部 4~24 MHz 高速晶振输入脚
60	46	/RESET	I		外部复位输入: 低有效, 置低复位MCU为初始状态, 带内部上拉



Pin No.		Pin Name	Pin Type		Description
LQFP 64	LQFP 48				
61		VSS	P		地
62		VDD	P		电源供应引脚，为IO端口、内部PLL电路LDO源和数字电路提供电源
63	47	PVSS	I/O		PLL 地
64	48	PB.8	I/O		通用数字输入/输出管脚
		STADC	I		STADC: ADC 外部触发输入.
		TM0	O		TM0: Timer0 外部计数器输入

Note: Pin Type I=Digital Input, O=Digital Output; AI=Analog Input; P=Power Pin; AP=Analog Power



4 框图

4.1 NuMicro™ NUC120 Medium Density框图

4.1.1 NuMicro™ NUC120 Medium Density框图

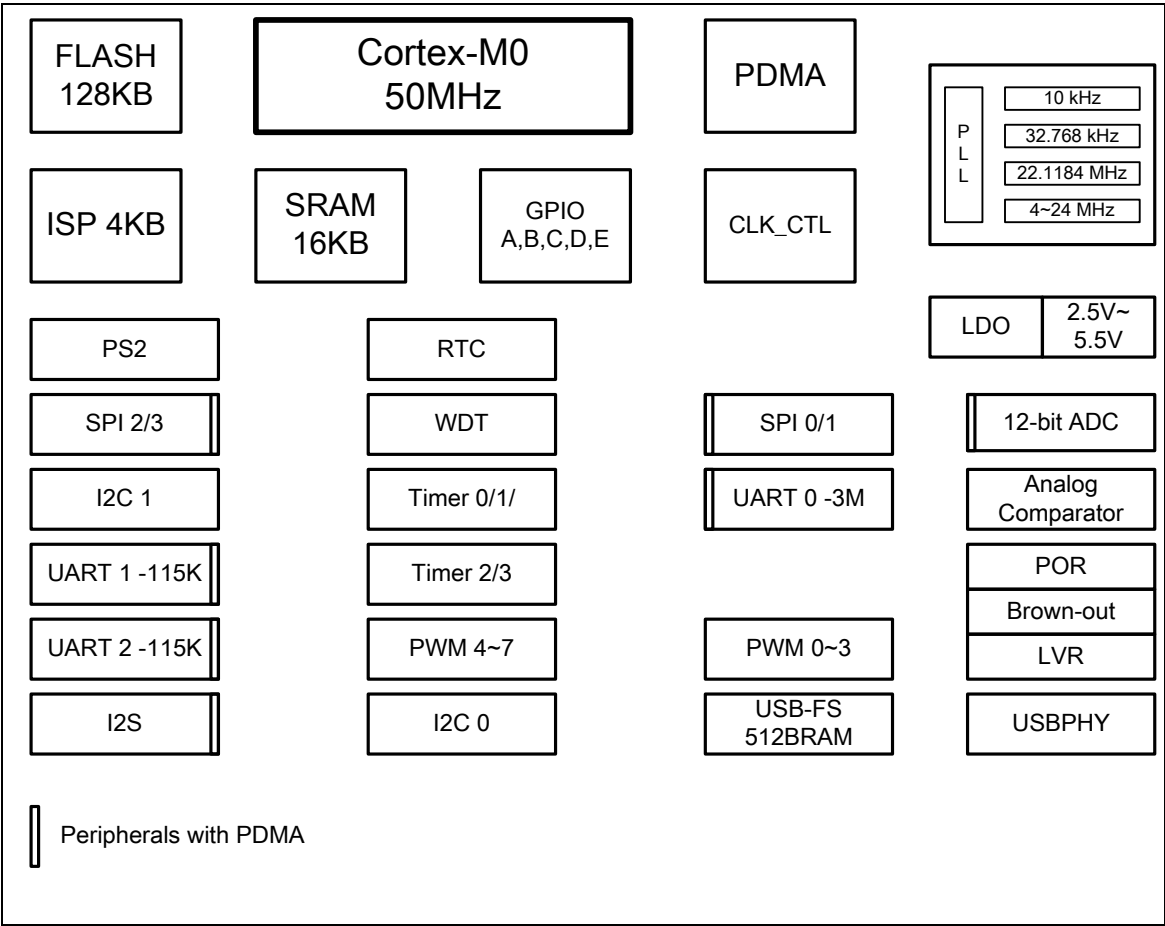


图 4-1 NuMicro™ NUC120 Medium Density 框图



4.2 NuMicro™ NUC120 Low Density框图

4.2.1 NuMicro™ NUC120 Low Density框图

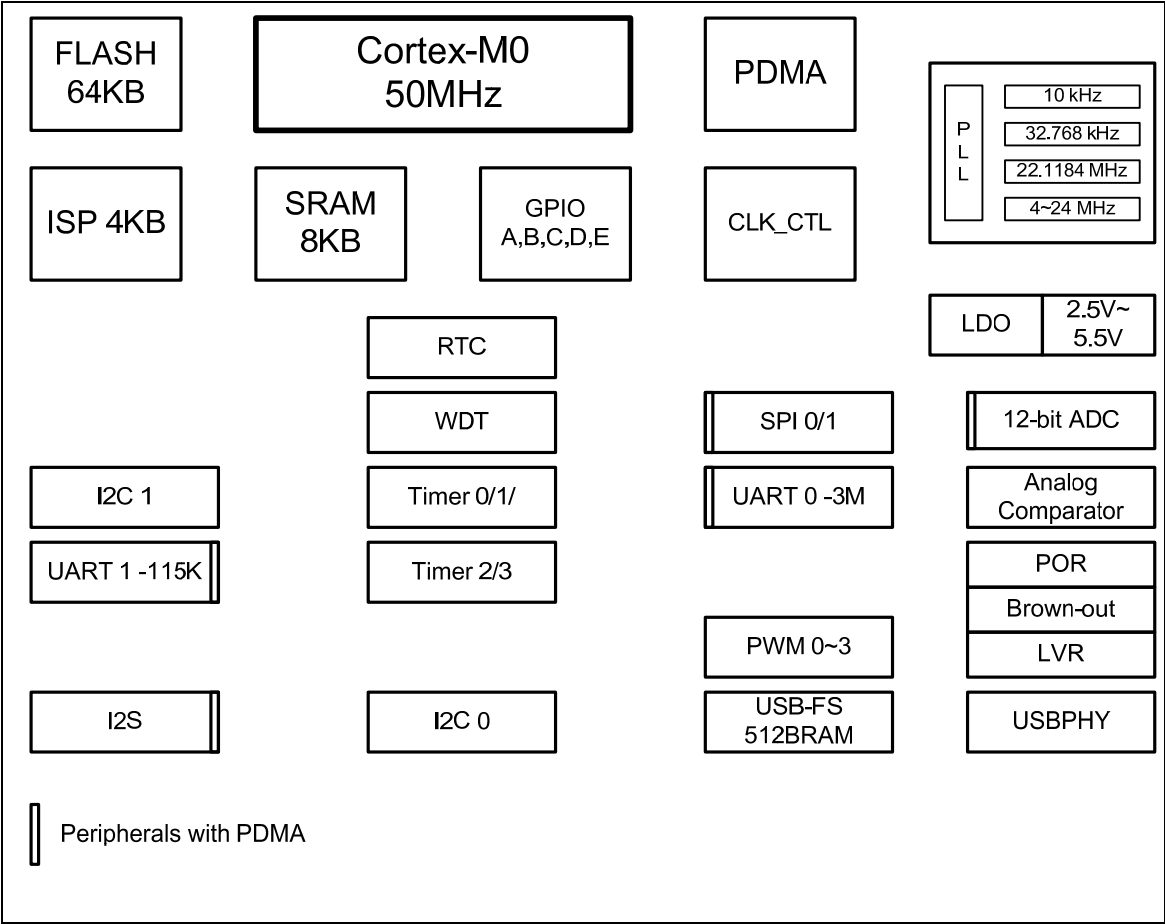


图 4-2 NuMicro™ NUC120 Low Density 框图

5 功能描述

5.1 ARM® Cortex™-M0 内核

Cortex™-M0处理器是32位可配置的多级流水线RISC处理器。它有AMBA AHB-Lite接口和嵌套向量中断控制器（NVIC）。具有可选的硬件调试功能。可以执行Thumb指令，并与其它Cortex-M系列兼容。支持两种模式-Thread 模式 与 Handler 模式。异常时系统进入Handler 模式。从Handler模式返回时，执行异常返回。复位时系统进入Thread 模式。Thread 模式也可由异常返回时进入。图 5-1 为处理器的功能图。

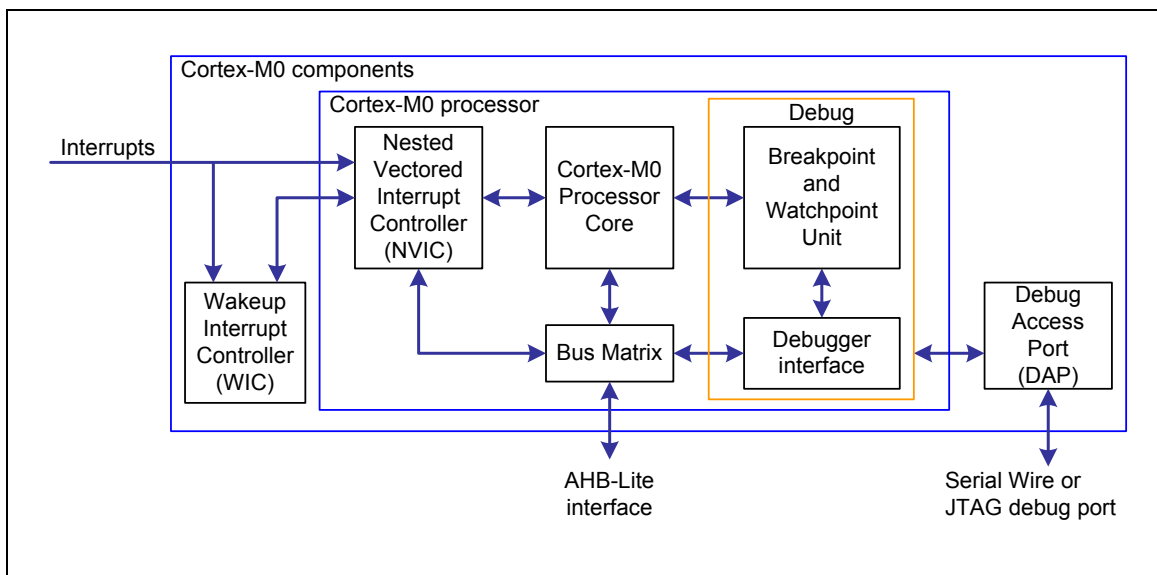


图 5-1 功能框图

设备提供:

- 低门数处理器特征:
 - ◆ ARMv6-M Thumb® 指令集
 - ◆ Thumb-2 技术
 - ◆ ARMv6-M 兼容 24-位 SysTick定时器
 - ◆ 32-位 硬件乘法器
 - ◆ 系统接口支持小端（little-endian）数据访问
 - ◆ 准确而及时的中断处理能力
 - ◆ 加载、存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
 - ◆ C应用程序二进制接口的异常兼容模式（C-ABI）。这个ARMv6-M的模式允许用户使用纯C函数实现中断处理
 - ◆ 使用中断唤醒（WFI）与事件唤醒（WFE）指令进入低功耗的休眠模式，或者从中断退出休眠模式

- NVIC特征:
 - ◆ 32 个外部中断，每个中断具有4级优先级
 - ◆ 专用的不可屏蔽中断（NMI）.
 - ◆ 同时支持电平和脉冲中断触发
 - ◆ 中断唤醒控制器(WIC), 支持极低功耗休眠模式.
- 调试支持
 - ◆ 四个硬件断点.
 - ◆ 两个观察点.
 - ◆ 用于非侵入式代码分析的程序计数采样寄存器（PCSR）.
 - ◆ 单步和向量捕获能力.
- 总线接口:
 - ◆ 提供简单的集成到所有系统外设和存储器的单一32位AMBA-3 ABH-Lite系统接口.
 - ◆ 支持DAP(Debug Access Port)的单一32位的从机端口.

5.2 系统管理器

5.2.1 概述

系统管理器包括如下功能:

- 系统复位
- 系统内存映射
- 产品ID、芯片复位、模块功能复位和多功能管脚控制的系统管理寄存器
- 系统定时器(SysTick)
- 嵌套向量中断控制器(NVIC)
- 系统控制寄存器

5.2.2 系统复位

下列情况发生时，系统复位，复位标志由寄存器**RSTSRC** 读出.

- 上电复位
- 复位脚（/RESET）上有低电平
- 看门狗复位
- 低压复位
- 欠压检测器复位
- CPU 复位
- 系统复位

系统复位和上电复位使整个芯片复位，包括所有外设。系统复位与上电复位的区别在于外部晶振电路与ISPCON.BS位。系统复位不复位外部晶振电路和ISPCON.BS位，上电复位可以。

5.2.3 系统电源分配

该器件的电源分为三个部分.

- 由AVDD 和AVSS提供的模拟电源，为模拟部分工作提供电压.
- 由VDD与VSS提供的数字电源，提供一个固定的2.5V的数字电源，用于数字操作和I/O 引脚的内部稳压电源.
- VBUS提供给USB 的电源，用于USB模块传输操作. (仅用于NuMicro™ NUC120)

内部电压调节器输出，LDO和VDD33，需要在相应的引脚上外接电容. 图 5-2 为NuMicro™ NUC120 的电源分配图，图 5-3 为NuMicro™ NUC100的电源分配图.

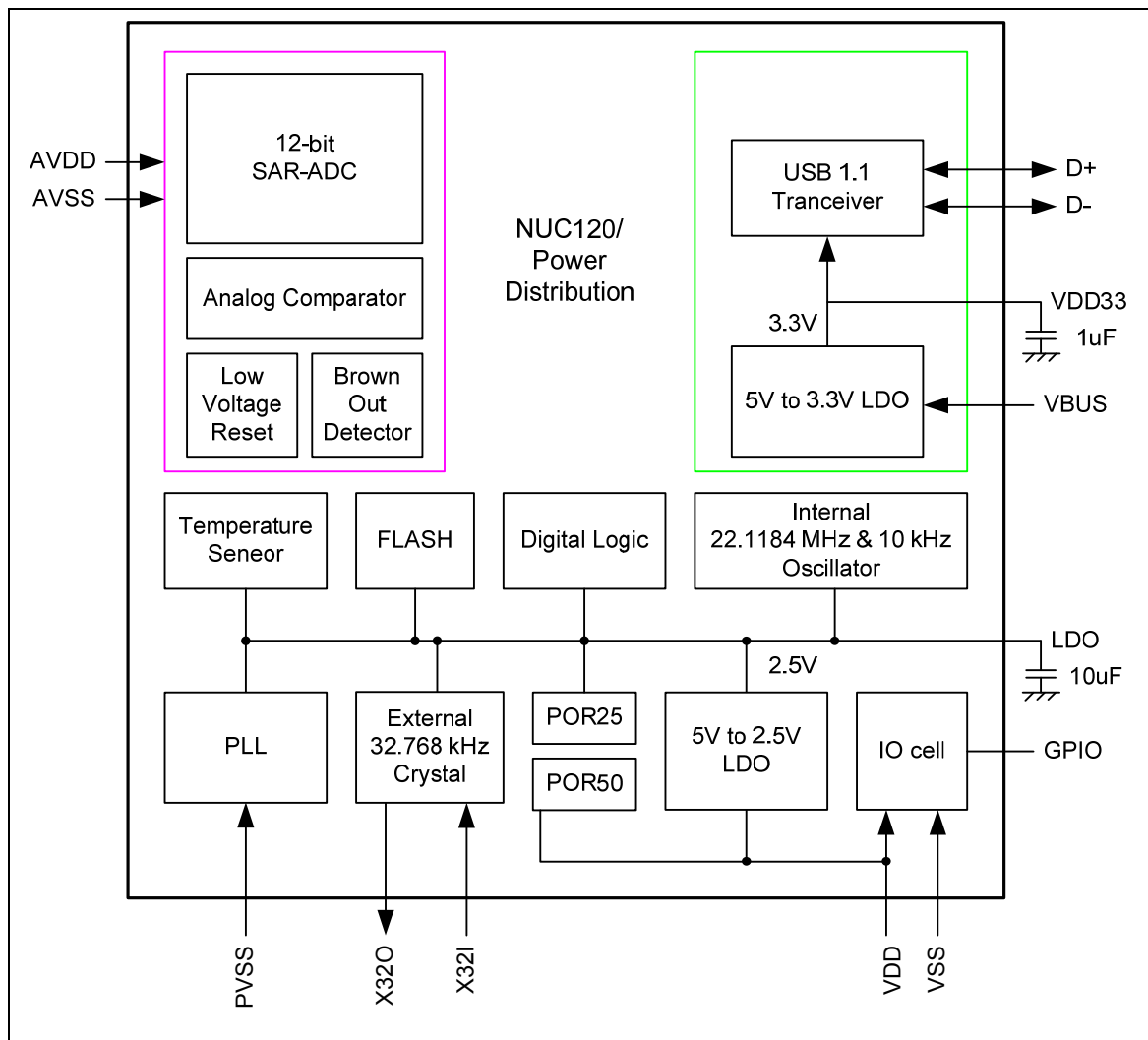
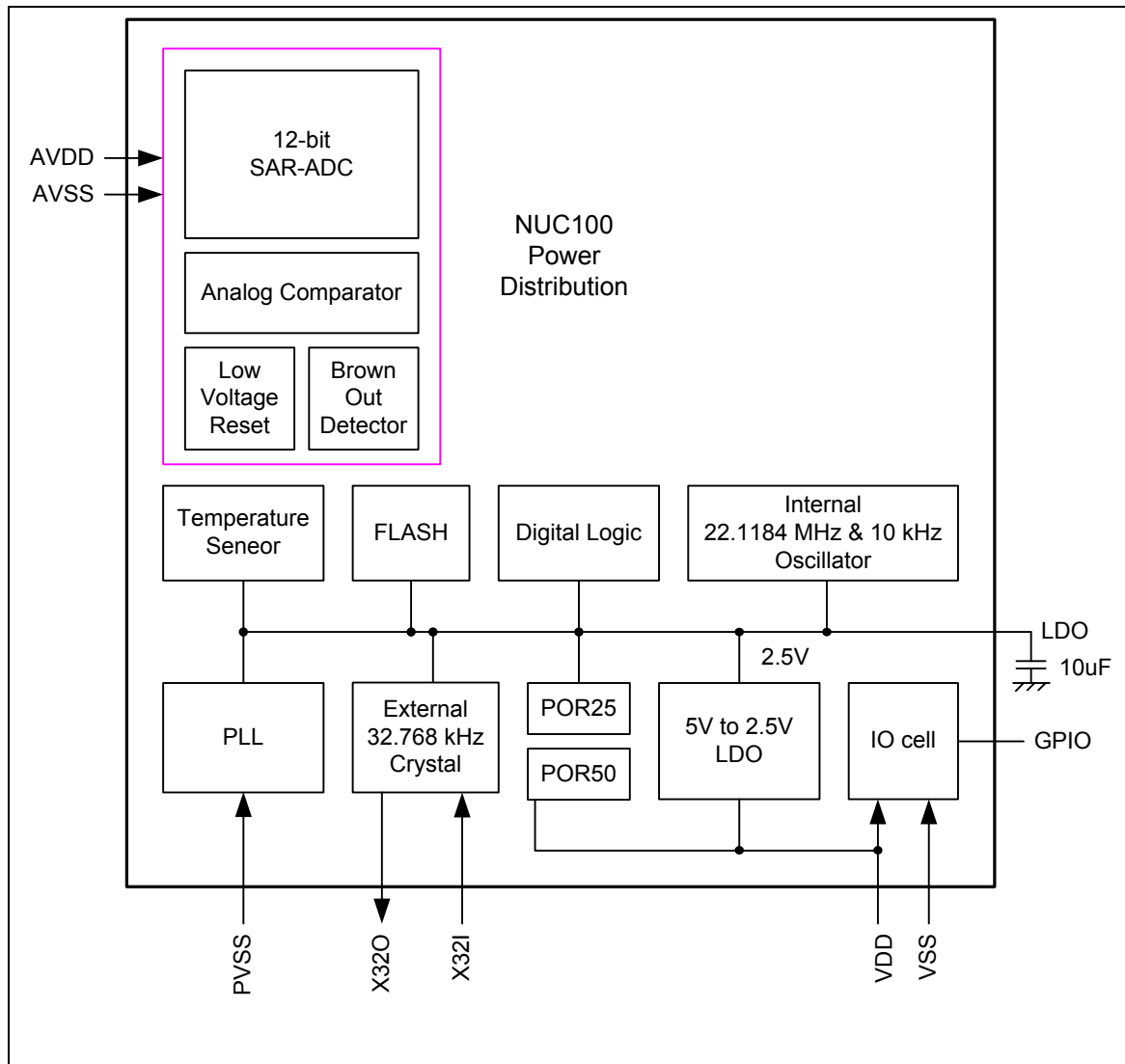


图 5-2 NuMicro™ NUC120 电源分配图



5.2.4 系统内存映射

NuMicro™ NUC100/NUC120提供4G字节的寻址空间。内存地址分配情况见下表。对各片上外设的详细的寄存器描述，内存空间，和编程指南，稍后章节将有详细描述。 NuMicro™ NUC100/NUC120 仅支持小端数据格式。

地址空间	标志	控制器
Flash & SRAM 内存空间		
0x0000_0000 – 0x0001_FFFF	FLASH_BA	FLASH 内存空间 (128KB)
0x2000_0000 – 0x2000_3FFF	SRAM_BA	SRAM 内存空间 (16KB)
0x6000_0000 – 0x6001_FFFF	EXTMEM_BA	外部存储空间(128KB) (Low Density 64-pin Only)
AHB 控制器空间(0x5000_0000 – 0x501F_FFFF)		
0x5000_0000 – 0x5000_01FF	GCR_BA	系统全局控制寄存器
0x5000_0200 – 0x5000_02FF	CLK_BA	时钟控制寄存器
0x5000_0300 – 0x5000_03FF	INT_BA	多路中断控制寄存器
0x5000_4000 – 0x5000_7FFF	GPIO_BA	GPIO控制寄存器
0x5000_8000 – 0x5000_BFFF	PDMA_BA	外设 DMA 控制寄存器
0x5000_C000 – 0x5000_FFFF	FMC_BA	Flash 内存控制寄存器
0x5001_0000 – 0x5001_03FF	EBI_BA	外部总线接口控制寄存器 (Low Density 64-pin Only)
APB1 控制器空间 (0x4000_0000 ~ 0x400F_FFFF)		
0x4000_4000 – 0x4000_7FFF	WDT_BA	看门狗控制寄存器
0x4000_8000 – 0x4000_BFFF	RTC_BA	RTC控制寄存器
0x4001_0000 – 0x4001_3FFF	TMR01_BA	Timer0/Timer1 控制寄存器
0x4002_0000 – 0x4002_3FFF	I2C0_BA	I ² C0 接口控制寄存器
0x4003_0000 – 0x4003_3FFF	SPI0_BA	带主/从功能的SPI0控制寄存器
0x4003_4000 – 0x4003_7FFF	SPI1_BA	带主/从功能的SPI1控制寄存器

地址空间	标志	控制器
0x4004_0000 – 0x4004_3FFF	PWMA_BA	PWM0/1/2/3 控制寄存器
0x4005_0000 – 0x4005_3FFF	UART0_BA	UART0控制寄存器
0x4006_0000 – 0x4006_3FFF	USBD_BA	USB2.0 FS 设备控制寄存器
0x400D_0000 – 0x400D_3FFF	ACMP_BA	模拟比较控制寄存器
0x400E_0000 – 0x400E_FFFF	ADC_BA	ADC控制寄存器
APB2 控制器空间 (0x4010_0000 ~ 0x401F_FFFF)		
0x4010_0000 – 0x4010_3FFF	PS2_BA	PS/2接口控制寄存器
0x4011_0000 – 0x4011_3FFF	TMR23_BA	Timer2/Timer3控制寄存器
0x4012_0000 – 0x4012_3FFF	I2C1_BA	I ² C1接口控制寄存器
0x4013_0000 – 0x4013_3FFF	SPI2_BA	带主/从功能的SPI2控制寄存器(Medium Density Only)
0x4013_4000 – 0x4013_7FFF	SPI3_BA	带主/从功能的SPI3控制寄存器(Medium Density Only)
0x4014_0000 – 0x4014_3FFF	PWMB_BA	PWM4/5/6/7控制寄存器(Medium Density Only)
0x4015_0000 – 0x4015_3FFF	UART1_BA	UART1 控制寄存器
0x4015_4000 – 0x4015_7FFF	UART2_BA	UART2控制寄存器(Medium Density Only)
0x401A_0000 – 0x401A_3FFF	I2S_BA	I ² S接口控制寄存器
系统控制器空间(0xE000_E000 ~ 0xE000_EFFF)		
0xE000_E010 – 0xE000_E0FF	SCS_BA	System 定时器控制寄存器
0xE000_E100 – 0xE000_ECFF	SCS_BA	外部中断控制器控制寄存器
0xE000_ED00 – 0xE000_ED8F	SCS_BA	System控制寄存器

表 5-1 片上控制器的地址空间分配

5.2.5 系统定时器(SysTick)

Cortex-M0 包含系统定时器, : SysTick. SysTick 提供一种简单的24位写清零、递减、自装载同时具有可灵活控制机制的计数器。该计数器可用作实时系统(RTOS) 的滴答定时器或一个简单的计数器.

使能后, 定时器从SysTick 当前值寄存器(SYST_CVR)的值向下计数到0, 并在下一个时钟周期, 重新加载寄存器(SYST_RVR) 的值。当计数器减到0时, 标志位COUNTFLAG置位, 读COUNTFLAG 位使其清零。

复位后, SYST_CVR 的值未知。使能前, 软件应该向寄存器写入值清0. 这样确保定时器以 SYST_RVR中的值计数, 而非任意值.

若SYST_RVR 是0 , 在重新加载后, 定时器将保持当前值0。这个功能可以在计数器使能后用来禁止独立的功能。

详情请参考“ARM® Cortex™-M0 Technical Reference Manual” 与 “ARM® v6-M Architecture Reference Manual”.

5.2.6 嵌套向量中断控制器(NVIC)

Cortex-M0提供中断控制器，用于总体管理异常，称之为“嵌套向量中断控制器(NVIC)”。NVIC和处理器内核紧密相连，它提供以下特征：

- 支持嵌套和向量中断
- 自动保存和恢复处理器状态
- 动态改变优先级
- 简化的和确定的中断时间

NVIC依照优先级处理所有支持的异常，所有异常在“处理器模式”处理。NVIC结构支持32(IRQ[31:0])个离散中断，每个中断可以支持4级离散中断优先级。所有的中断和大多数系统异常可以配置为不同优先级。当中断发生时，NVIC将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

当接受任何中断时，ISR的开始地址可从内存的向量表中取得。不需要确定哪个中断被响应，也不要软件分配相关中断服务程序（ISR）的开始地址。当开始地址取得时，NVIC将自动保存处理状态到栈中，包括以下寄存器“PC, PSR, LR, R0~R3, R12”的值。在ISR结束时，NVIC 将从栈中恢复相关寄存器的值，进行正常操作，因此花费少量且确定的时间处理中断请求。

NVIC支持末尾连锁“Tail Chaining”，有效处理背对背中断“back-to-back interrupts”，即无需保存和恢复当前状态从而减少在切换当前ISR时的延迟时间。NVIC还支持迟到“Late Arrival”，改善同时发生的ISR的效率。当较高优先级中断请求发生在当前ISR开始执行之前（保持处理器状态和获取起始地址阶段），NVIC将立即处理更高优先级的中断，从而提高了实时性。

详情请参考“ARM® Cortex™-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

5.3 时钟控制器

5.3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟，该控制器还通过个别时钟的关或开，时钟源选择和分频器来进行功耗控制。CPU使能PWR_DOWN_EN位后，CPU Cortex-M0 内核执行WFI指令，芯片将进入掉电模式。等唤醒中断发生将退出掉电模式。在掉电模式下，时钟控制器关闭外部 4~24 MHz 高速晶振和内部 22.1184 MHz 高速振荡器，以降低整个系统的功耗。

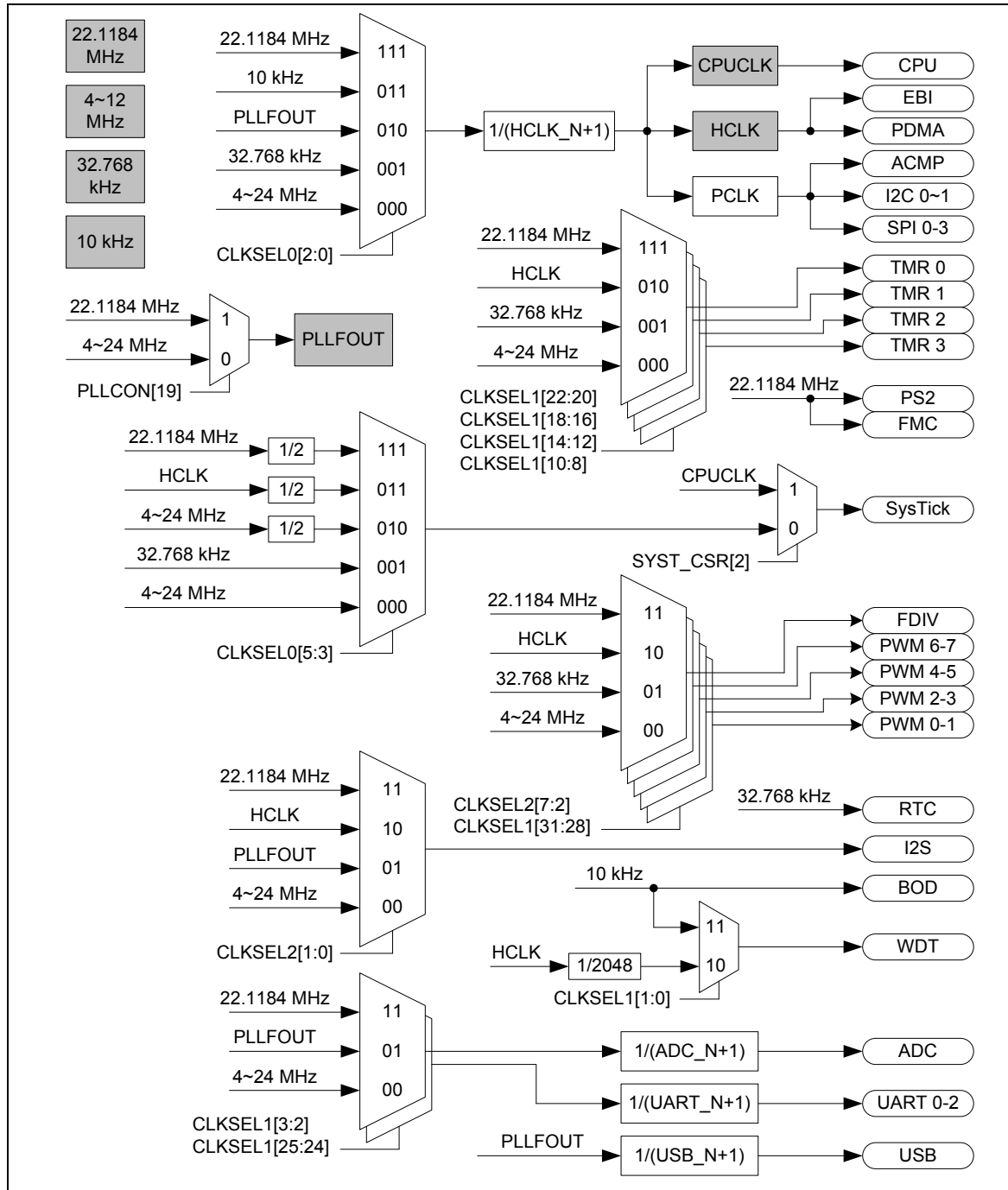


图 5-4 时钟发生器全局框图

5.3.2 时钟发生器

时钟发生器由如下5个时钟源组成：

- 一个外部 32.768 KHz 低速晶振
- 一个外部 4~24 MHz 高速晶振
- 一个可编程的 PLL FOUT(PLL 由外部 4~24 MHz 高速晶振和内部 22.1184 MHz 高速振荡器提供时钟源)
- 一个内部 22.1184 MHz 高速振荡器
- 一个内部 10 KHz 低速振荡器

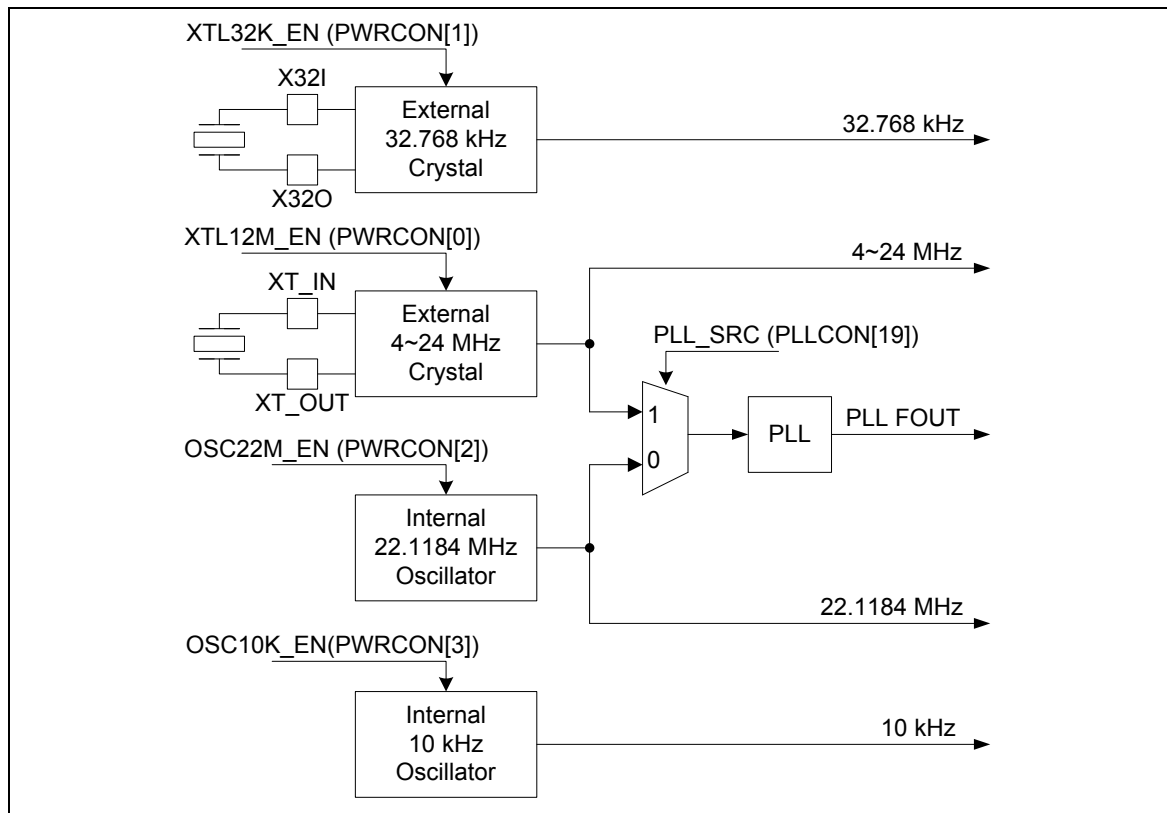


图 5-5 时钟发生器框图

5.3.3 系统时钟 & SysTick 时钟

系统时钟有5个时钟源，由时钟发生器产生。时钟源切换取决于寄存器HCLK_S(CLKSEL0[2:0])，如图 5-66所示。

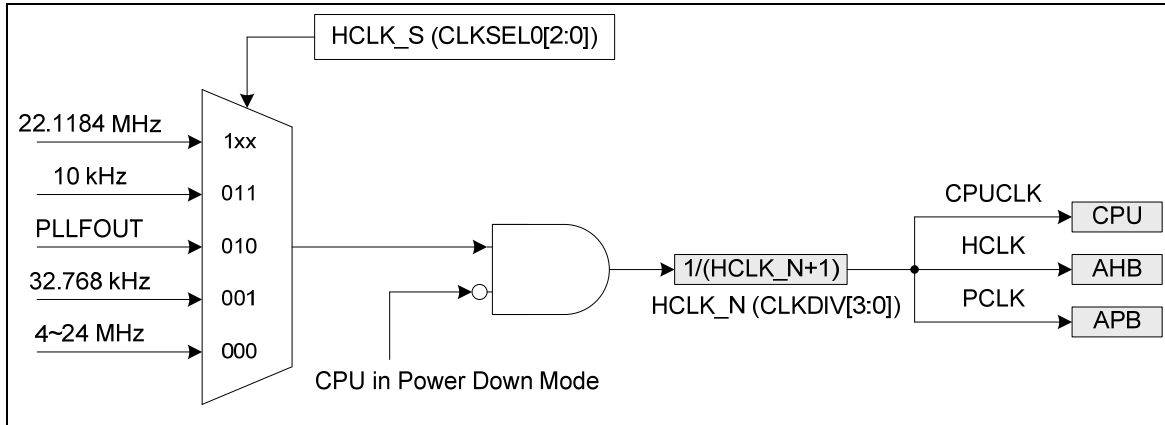


图 5-6 系统时钟框图

Cortex-M0内核的SysTick 时钟源可以选择CPU时钟或外部时钟(SYST_CSR[2]).如果使用外部时钟，SysTick 时钟 (STCLK) 有5个时钟源，由时钟发生器产生。时钟源切换取决于寄存器STCLK_S(CLKSEL0[5:3]). 框图如图 5-77.

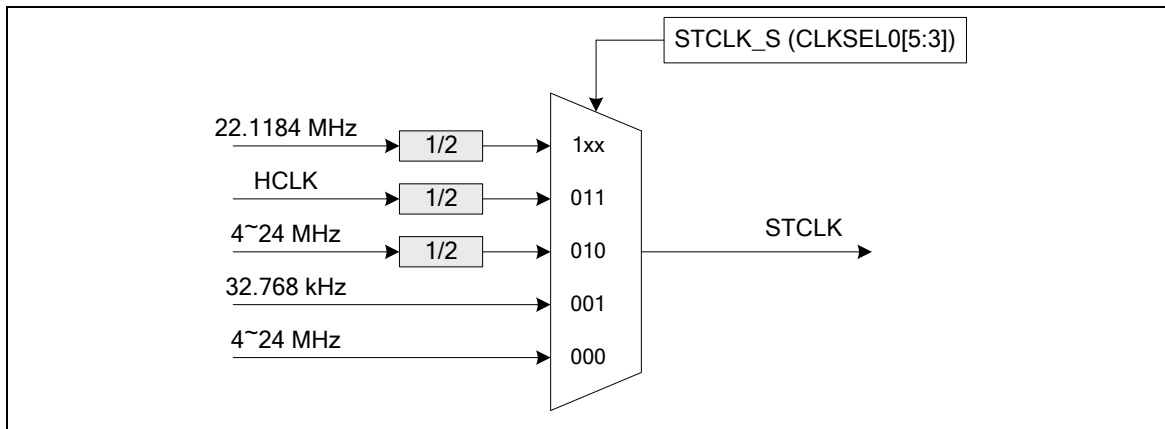


图 5-7 SysTick 时钟控制框图

5.3.4 外围设备时钟

不同的外设，其外围设备时钟有不同的时钟源切换. 参阅5.3.7节寄存器CLKSEL1 & CLKSEL2。

5.3.5 掉电模式时钟

当芯片进入掉电模式后，一些时钟源、外设时钟和系统时钟被关闭，也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作：

- 时钟发生器
- ◆ 内部 10 KHz 低速振荡器时钟

- ◆ 外部 32.768 KHz 低速晶振时钟
- 外设时钟 (当这些WDT采用内部10 KHz低速振荡器作为时钟源时或RTC采用外部 32.768 KHz低速晶振作为时钟源时)

5.3.6 分频器输出

该器件包含一个由16级2分频移位寄存器组成的分频器。其中哪一级的值被输出由一个16选1的多路转换器选择，该多路转换器接到CLKO引脚上。因此有16种分频时钟选择，频率从 $F_{in}/2^1$ 到 $F_{in}/2^{16}$ ，其中 F_{in} 为输入到时钟分频器的时钟频率

输出公式： $F_{out} = F_{in}/2^{(N+1)}$ ，其中 F_{in} 为输入时钟频率， F_{out} 为时钟分频器输出频率，N为 FSEL(FRQDIV[3:0])中的4位值

当DIVIDER_EN (FRQDIV[4])置1时，分级计数器开始计数。当DIVIDER_EN (FRQDIV[4])置0时，分级计数器持续计数直到分频时钟达到低电平并保持低电平。

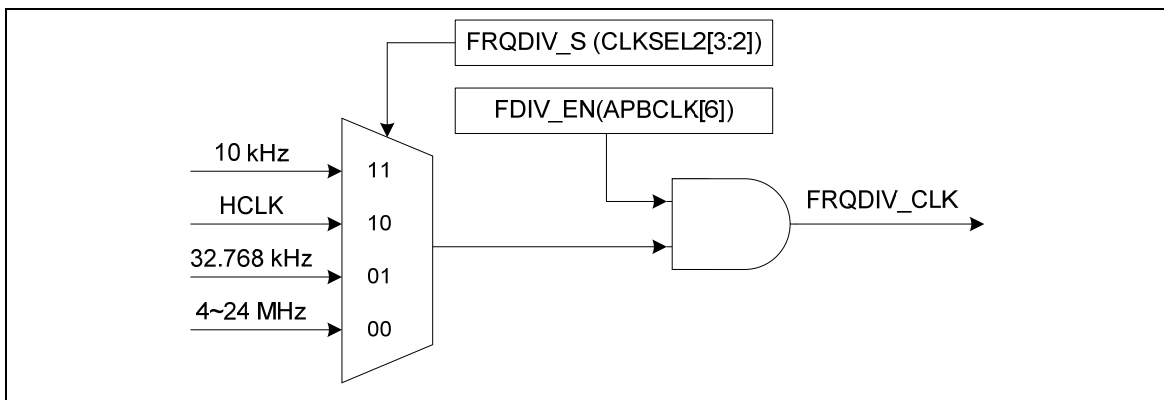


图 5-8 分频器的时钟源

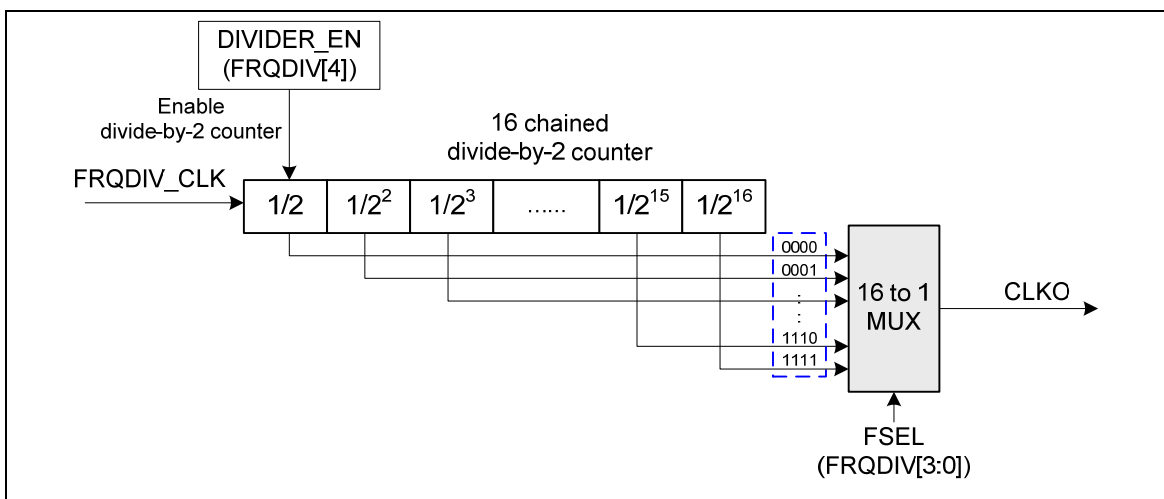


图 5-9 分频器的框图

5.4 USB设备控制器(USB)

5.4.1 概述

该器件有一组全速 USB 2.0 设备控制器和收发器。符合 USB 2.0 规范，支持 control/bulk/interrupt/isochronous 传输类型。

在该设备控制器里，包含两个主接口：APB总线与由USB PHY收发器出来的USB总线。CPU通过APB总线编程控制寄存器。在该控制器内置有512字节的SRAM作为数据缓存。输入或输出传输，需要通过APB接口或SIE向SRAM写数据或从SRAM读数据。用户需要通过BUFSEGx为每个端点缓存设置有效的SRAM地址。

USB设备控制器共有6个可配置的端点，每个端点可以配置为IN，OUT类型。每个端点可以配置为control/bulk/interrupt/isochronous传输类型。在接收或发送数据包之前，要先配置好设备地址(主机SET_ADDRESS之后)和每个端点的端点号,在最大有效负荷寄存器（MXPLDx）中定义每个端点的最大收/发长度及处理主机与设备的信号交换。

该控制器有4个不同的中断事件。包括唤醒功能，设备插拔事件，USB事件（如IN ACK, OUT ACK等），和BUS事件（如suspend和resume,等）。任何事件都可以引起一个中断,用户只需要在中断事件状态寄存器(USB_INTSTS)里检查相关事件标志以得知发生何种中断，然后检测相关USB端点状态寄存器 (USB_EPSTS)以得知在该端点上发生哪种事件。

USB设备有一个软件禁用功能，用于模拟设备插拔主机的情况。如果用户使能DRVSE0位(USB_DRVSE0)，USB控制器将USB_DP和USB_DM输出低电平禁止其功能。在关闭DRVSE0位后，主机将重新枚举USB设备。

参考: 通用串行总线规格修订版 1.1

5.4.2 特征

该通用串行总线（USB）用一个连接器来连接所有的USB外设到主机系统。下面是USB的一些特征。

- 兼容USB 2.0 全速规格
- 提供1个中断向量，4个中断事件(WAKEUP, FLDET, USB 和 BUS)
- 支持Control/Bulk/Interrupt/Isochronous传输类型
- 在没有总线活动超过3ms后支持暂停功能
- 为可配置的Control/Bulk/Interrupt/Isochronous传输类型提供6个端点和最大512字节的缓存
- 提供远程唤醒功能

5.5 通用I/O (GPIO)

5.5.1 概述

NuMicro™ NUC100/NUC120 Medium Density有 80 个通用 I/O 引脚，可以和其他功能引脚共享，这取决于芯片的配置。80个引脚分配在GPIOA, GPIOB, GPIOC, GPIOD 与 GPIOE五个端口上，每个端口最多16个引脚。每个引脚都是独立的，都有相应的寄存器位来控制引脚功能模式与数据。

NuMicro™ NUC100/NUC120 Low Density有 65个通用I/O引脚，可以和其他功能引脚共享，这取决于芯片配置和封装；65个引脚分配在GPIOA, GPIOB, GPIOC, GPIOD 四个端口上，每个端口最多16个引脚，另一个端口GPIOE有1个引脚PE.5。

I/O引脚上的I/O类型可由软件独立地配置为输入，输出，开漏或准双端模式。复位之后，所有引脚的I/O引脚类型均为准双端模式，端口数据寄存器GPIOx_DOUT[15:0]的值为0x000_FFFF。每个I/O引脚有一个阻值为110K Ω ~300K Ω 的弱上拉电阻接到VDD 上，VDD从5.0 V 到2.5 V。

5.5.2 特征

- 四种 I/O 模式:
- 准双端模式
- 推挽输出
- 开漏输出
- 高阻态输入
- 可选的TTL/Schmitt 触发输入
- I/O可以配置为边沿/电平触发的中断源
- 支持high driver 和 high sink的 IO 模式

5.6 I²C总线控制器(Master/Slave) (I²C)

5.6.1 概述

I²C为双线，双向串行总线，通过简单有效的连线方式实现器件间的数据交换。标准I²C是多主机总线，包括冲突检测和仲裁以防止在两个或多个主机试图同时控制总线时发生的数据损坏，串行，8位双向数据传输，速度可达1.0 Mbps。

数据在主机与从机之间通过SCL时钟线控制在SDA数据线上实现一字节一字节的同步传输，每个字节为8位长度，一个SCL时钟脉冲传输一个数据位，数据由最高位MSB开始传输，每个传输字节后跟随一个应答位，每个位在SCL为高时采样；因此，SDA线只有在SCL为低时才可以改变，在SCL为高时SDA保持稳定。当SCL为高时，SDA线上的跳变视为命令中断（START 或 STOP）。参考 图 5-10 I²C 总线时序。

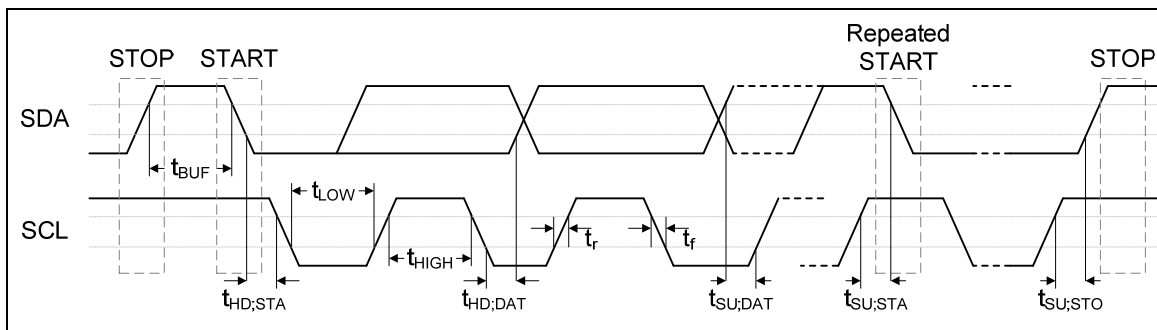


图 5-10 I²C 总线时序

片上I²C逻辑提供符合I²C总线标准的串连标准接口。I²C端口自动处理字节传输，将I2CON的ENS1位设置为1，即可使能该端口。I²C H/W 接口通过SDA与 SCL两个引脚连到I²C总线。用于I²C操作的两个引脚需要上拉电阻，因为这两个引脚为开漏脚。在I/O引脚作为I²C 端口使用时，用户必须预先设置引脚功能为I²C功能。

5.6.2 特征

I²C总线通过SDA 及 SCL与连接在总线上的设备间传输数据，总线的主要特征：

- 支持主机模式或从机模式
- 主从机之间双向数据传输
- 多主机总线支持 (无中心主机)
- 总线上多主机间连续传输数据，实现无间断仲裁
- 总线上不同传输速率设备间，实现同步传输
- 总线上数据暂停传送及恢复传送时，实现同步时钟功能
- 内建14位溢出计数器，当I²C总线上闲置并计数器溢位，产生I²C中断.
- 需要外部上拉确保高电平输出
- 可编辑的时钟适用于不同速率控制
- 支持7位地址模式
- I²C总线上支持多地址辨识 (4组从机地址带mask选项)

5.7 PWM发生器和捕捉定时器 (PWM)

5.7.1 简介

NuMicro™ NUC100/NUC120 Medium Density 有2组PWM 支持总共4组PWM发生器，可以配置成8个独立的PWM输出PWM0~PWM7，或4组互补的PWM对，(PWM0, PWM1), (PWM2, PWM3), (PWM4, PWM5) 与 (PWM6, PWM7)，带4个可编程的死区发生器。NuMicro™ NUC100/NUC120 Low Density 仅支持一组PWM 组共支持2组PWM发生器可以配置成4个独立的PWM输出PWM0~PWM3，或2组互补的PWM对，(PWM0, PWM1) 和 (PWM2, PWM3)，带2个可编程的死区发生器。

每组PWM发生器带有8位预分频，一个时钟除频提供5级时钟源(1, 1/2, 1/4, 1/8, 1/16)，两个PWM定时器包括2个时钟选择，两个16位PWM向下计数计数器用于PWM周期控制，两个16位比较器用于PWM 占空比控制以及死区发生。4组PWM发生器提供8个独立的PWM中断标志，当PWM向下计数周期达到零时触发中断。PWM发生器可以定义为单触发模式或连续输出PWM波形。

当PCR.DZEN01置位，PWM0 与 PWM1形成互补的PWM周期，这一对PWM的周期，占空比 和死区时间由PWM0定时器和死区发生器0决定。同样，PWM 互补对(PWM2, PWM3), (PWM4, PWM5) 与 (PWM6, PWM7) 分别由 PWM2, PWM4 与 PWM6 定时器和死区发生器2, 4, 6控制。

为防止PWM输出抖动不稳定波形，16位向下计数计数器和16位比较器采用两组缓存。当用户向计数器/比较器寄存器内写入值，只有当计数器/比较器的值计数到0后，才会被重新写入计数器/比较器。该两组缓存可以避免PWM输出时产生干扰波形。

当16位向下计数计数器达到0时，中断请求产生。如果PWM定时器被定义为连续模式，当向下计数器达到0时，会自动重新导入设定值(CNRx)并从新开始运行下一个周期。如果定时器设为单触发模式，向下计数器停止计数，并产生中断请求。

比较器数据用于设定高脉宽，计数控制逻辑在计数器计数到比较值时将PWM输出变高

当PWM输出模块的输入捕捉功能使能，可同时用作捕捉功能。捕捉器0和PWM0使用同一个定时器，捕捉器1和PWM1使用另一组定时器，以此类推。在使用捕捉功能之前，必须预先配置PMW定时器。输入端口有上升沿时，PWM计数器的值锁存入CRLR，输入端口有下降沿时PWM计数器锁存入CFLR。设定CCR0.CRL_IE0[1] (上升沿触发中断有效)和CCR0.CFL_IE0[2] (下降沿触发中断有效)，可以使捕捉器通道0作为中断源。同样设定CCR0.CRL_IE1[17] 和CCR0.CFL_IE1[18]，可以设定通道1。每个PWM组的通道0到3依照上述方法，通过设定相对应CCR0和CCR2的寄存器均可以达到一样的特性。对每组而言，每当捕捉器触发中断 0/1/2/3 时，PWM 计数器 0/1/2/3 也会同时被重置。

最大的捕捉频率由捕捉中断延迟决定。捕捉中断发生时，软件至少执行以下三步：第一步，读 PIIR 获取中断源，第二步，读CRLRx/CFLRx(x=0~3) 获取捕捉值和写1清PIIR为0。如果中断延迟花T0完成，捕捉信号在 (T0) 间隔内必须不能改变。此条件下，最大捕捉频率为1/T0。

例如：

HCLK = 50 MHz, PWM_CLK = 25 MHz, 中断延迟为 900 ns

因此最大捕捉频率为 $1/900\text{ns} \approx 1000\text{ kHz}$

5.7.2 特性

5.7.2.1 PWM功能特性:

- PWM 组有两个PWM发生器. 每个PWM支持8位预分频, 一个时钟除频, 两个PWM定时器, 一个死区发生器和两个PWM输出.
- 最高16位解析度
- PWM 中断与PWM周期同步
- One-shot 或 Auto-reload模式
- 最高2个 PWM 组(PWMA/PWMB) 可支持8路PWM通道或4可PWM对通道(only 1 PWM group support for Low Density)

5.7.2.2 捕捉功能特征:

- 与PWM发生器共用定时器模块
- 支持8个捕捉输入通道, 共享8个PWM输出通道(Low Density 仅支持 4 个捕捉输入通道与4 PWM 输出通道共享)
- 每个通道支持1个上升沿锁存寄存器(CRLR), 一个下降沿锁存寄存器 (CFLR) 和捕捉中断标志(CAPIFx)

5.8 实时时钟(RTC)

5.8.1 简介

实时时钟 (RTC)模块用于记录实时时间及日历功能。时钟源由外部 32.768 KHz 低速晶振提供，管脚为X32I 及X32O 或者外接32.768 KHz 频率的信号源。RTC支持时间格式 (秒，分，时)寄存器 (TLR)以及日历格式(日，月，年)寄存器(CLR)。数据格式由BCD格式存取。模块支持闹钟功能，(TAR)寄存器用于指示时间闹铃，(CAR)用于指示日期闹铃。

RTC 模块支持时间记步及闹钟中断，通过设定TTR.TTR[2:0]，中断提供8级选择1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及1 秒。当中断使能(RIER.AIER=1)，并且RTC 计数器内的值TLR 和CLR 与TAR和CAR相等时，中断标志 (RIIR.AIF)将被置，中断发生。如果唤醒芯片功能使能(TWKE(TTR[3])=1)时，当RTC时间与闹钟匹配时将芯片从空闲或掉电模式唤醒。

5.8.2 特征

- 支持时间计数 (秒，分，时)以及日历计数(日，月，年)，用户可用来查看时间
- 闹钟寄存器(秒，分，时，日，月，年)
- 12-小时或 24-小时模式可选择
- 闰年自动识别
- 一周天数计数器
- 频率补偿寄存器 (FCR)
- 所有时间日期由BCD码组成
- 提供8级时间记步周期选择1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及1 秒
- 支持RTC定时滴答和闹钟定时中断
- 支持芯片唤醒功能（空闲或掉电模式）

5.9 串行外围设备接口(SPI)

5.9.1 概述

SPI 接口是工作于全双工模式下的同步串行数据传输接口。共支持四组双向主/从模式传输。NuMicro™ NUC100/NUC120 Medium Density 系列包括4组SPI控制器，将从外设得到的数据进行串并转换，或将数据进行并串转换，发送到外设。每组SPI控制器可以被作为一个主机，驱动最多2个外部从设备；还可以被设置为外围设备的从机，NuMicro™ NUC100/NUC120 Low Density 包含两组SPI控制器。

该控制器支持不同串行时钟以适应不同应用，也可以支持2位传输模式，可同时连接两个片外从机设备，SPI控制器也支持PDMA功能访问数据缓冲。

5.9.2 特征

- NuMicro™ NUC100/NUC120 Medium Density最多支持四组SPI传送控制器
- NuMicro™ NUC100/NUC120 Low Density最多支持二组SPI传送控制器
- 支持主/从机模式
- 支持1位或2位传输模式
- 最大传输字可达32位，一次最多可传输2个字，即一次最多可传输64位数据
- 支持burst操作模式，在一次传输过程中，发送/接收可执行两次字传输
- 支持MSB 或 LSB 为最先传输模式
- 主机模式下有2条设备/从机选择线，从机模式下有1条设备/从机选择线
- 支持数据寄存器字节重排序
- 支持字节或字休眠模式
- 主机模式下，支持不同输出串行时钟频率
- 主机模式下支持两个可编程的串行时钟频率
- 支持两个通道的PDMA请求，一个用于发送，一个用于接收

5.10 定时器控制器(TMR)

5.10.1 概述

定时器模块包含4组32位定时器，TIMER0~TIMER3，提供用户便捷的计数定时功能。定时器模块可支持例如频率测量，计数，间隔时间测量，时钟产生，延迟时间等功能。定时器可在计时溢出时产生中断信号，也可在操作过程中提供计数的当前值。注：事件计数功能仅在 NuMicro™ NUC100/NUC120 Low Density得以支持。

5.10.2 特征

- 4 组 32-位定时器，带24位向上定时器和一个8位的预分频计数器
- 每个定时器都有独立的时钟源
- 提供one-shot, periodic, toggle 和 auto-reload 计数操作模式
- $\text{超时周期} = (\text{输入的定时器时钟周期}) * (8\text{-bit预分频计数器} + 1) * (24\text{-bit TCMP})$
- $\text{最大计数周期} = (1 / 25 \text{ MHz}) * (2^8) * (2^{24})$, 如果定时器时钟周期是 25 MHz
- 通过 TDR（定时器数据寄存器）可读取内部24位向上计数器的值
- 支持事件计数功能可用于计数外部管脚的事件 (NuMicro™ NUC100/NUC120 Low Density only)

5.11 看门狗定时器(WDT)

5.11.1 概述

看门狗定时器是在软件出问题执行系统复位功能，可以防止系统无限止地挂机，除此之外，看门狗定时器还可将芯片由掉电模式唤醒。看门狗定时器包含一个18位的自动运行的计数器，可编程其定时溢出间隔。表 5-2 为看门狗定时溢出间隔选择，图 5-65为看门狗中断信号与复位信号的时序。

设置 WTE(WDTCR[7]) 使能看门狗定时器和 WDT 计数器开始计数。当计数器达到选择的定时溢出间隔，看门狗定时器中断标志 WTIF 将被立即置位，并请求 WDT 中断（如果看门狗定时器中断使能位 WTIE 置位），同时紧接着会有一个指定周期 ($1024 * T_{WDT}$) 的延时。用户必须在指定周期内设置 WTR (WDTCR[0])（看门狗定时器复位）为高，重置18位 WDT 计数器，防止芯片复位。WTR 位在 WDT 计数重置后自动由硬件清零。通过设置 WTIS (WDTCR[10:8]) 有8个定时溢出间隔可选择。如果在指定延迟时间终止后，WDT 计数没有被清零，看门狗定时器将置看门狗定时器复位标志 (WTRF) 为高并使芯片复位。这个复位将持续 63个 WDT 时钟 (T_{RST})，然后芯片重启，并从复位向量 (0x0000_0000) 处执行程序。WTRF 将不被看门狗复位清零。用户可用软件轮询 WTRF 识别复位源。WDT 还提供唤醒功能，当芯片在掉电状态，且看门狗定时器唤醒功能使能位 (WDTR[4]) 置位，如果 WDT 计数器达到了由 WTIS (WDTCR [10:8]) 定义的指定时间间隔，芯片将由掉电状态唤醒。例1，如果 WTIS 被置为 000，则芯片从掉电状态唤醒的指定时间间隔为 $2^4 * T_{WDT}$ 。当软件设定掉电命令时，然后芯片进入掉电状态。在 $2^4 * T_{WDT}$ 时间过去后，芯片从掉电状态唤醒。例2，如果 WTIS (WDTCR [10:8]) 被置为 111，则芯片从掉电状态唤醒的指定时间间隔为 $2^{18} * T_{WDT}$ 。当软件设定掉电命令时，然后芯片进入掉电状态。在 $2^{18} * T_{WDT}$ 时间过去后，芯片从掉电状态唤醒。注意，如果 WTRE (WDTCR [1]) 为 1，一旦芯片被唤醒，就必须通过设定 WTR (WDTCR [0]) 为 1清除看门狗定时器计数。否则，如果在芯片被唤醒开始到软件清除看门狗定时器计数时间超过 $1024 * T_{WDT}$ ，没有通过设置 WTR (WDTCR [0]) 为 1清除看门狗定时器计数，芯片将被看门狗定时器复位。

WTIS	Timeout Interval Selection T_{TIS}	Interrupt Period T_{INT}	WTR Timeout Interval (WDT_CLK=10 KHz) Min. T_{WTR} ~ Max. T_{WTR}
000	$2^4 * T_{WDT}$	$1024 * T_{WDT}$	1.6 ms ~ 104 ms
001	$2^6 * T_{WDT}$	$1024 * T_{WDT}$	6.4 ms ~ 108.8 ms
010	$2^8 * T_{WDT}$	$1024 * T_{WDT}$	25.6 ms ~ 128 ms
011	$2^{10} * T_{WDT}$	$1024 * T_{WDT}$	102.4 ms ~ 204.8 ms
100	$2^{12} * T_{WDT}$	$1024 * T_{WDT}$	409.6 ms ~ 512 ms
101	$2^{14} * T_{WDT}$	$1024 * T_{WDT}$	1.6384 s ~ 1.7408 s
110	$2^{16} * T_{WDT}$	$1024 * T_{WDT}$	6.5536 s ~ 6.656 s
111	$2^{18} * T_{WDT}$	$1024 * T_{WDT}$	26.2144 s ~ 26.3168 s

表 5-2 看门狗定时溢出间隔选择

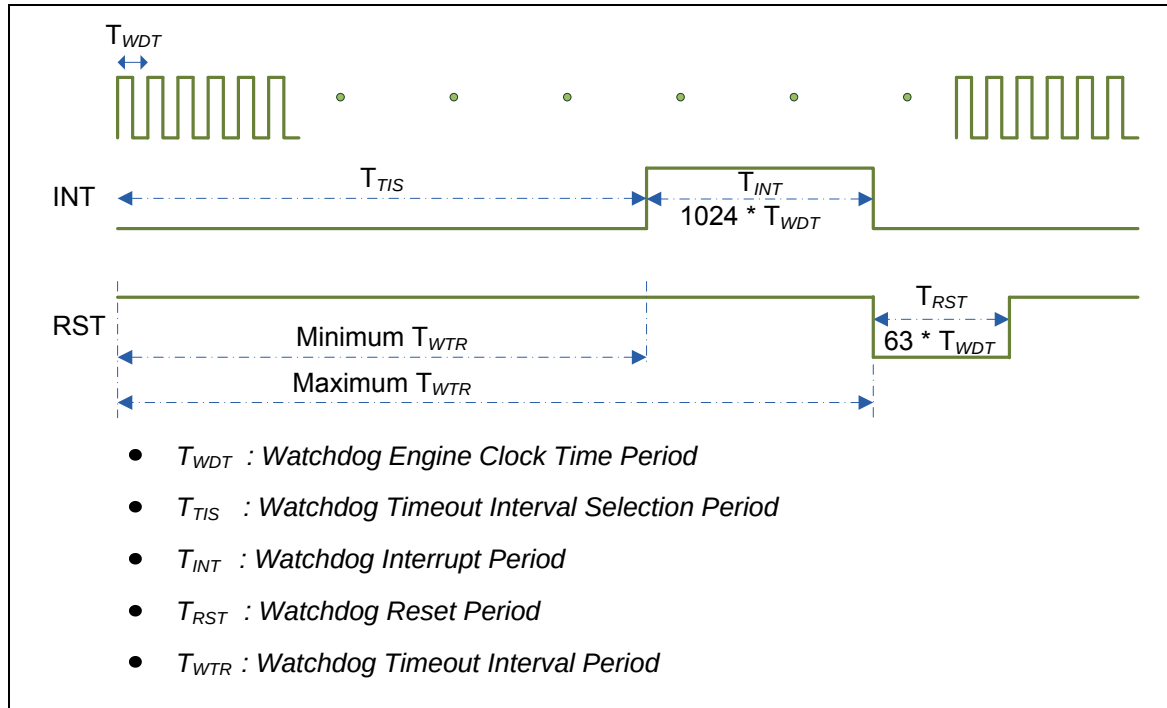


图 5-11 中断和复位信号时序

5.11.2 特征

- 18-位计数器以防止芯片跑飞.
- 可选择的定时溢出间隔 ($2^4 \sim 2^{18}$) , 定时溢出间隔为104 ms ~ 26.3168 s (if WDT_CLK = 10 kHz).
- 复位周期 = $(1 / 10 \text{ kHz}) * 63$, if WDT_CLK = 10 kHz.

5.12 UART接口控制器(UART)

NuMicro™ NUC100/NUC120 Medium Density提供3个UART通道, UART0支持高速, UART1~2支持普通速度, 另外UART0与UART1支持流控制. NuMicro™ NUC100/NUC120 Low Density仅支持UART0 和 UART1.

5.12.1 概述

通用异步收/发器(UART) 在从外设收到数据的时候执行串行到并行的转换, 从CPU发送数据的时候执行并行到串行的转换. 该串口同时支持IrDA SIR 功能和RS-485模式功能. 有7 种类型的中断, 它们是发送FIFO 空中断(INT_THRE), 接收极限到达中断(Int_RDA), 线状态中断 (overrun error, 校验错误, 格式错误 或者break 中断) (INT_RLS), 超时中断(INT_Tout), MODEM 状态中断(INT_Modem), 缓冲错误中断(INT_BUF_ERR). UART0与UART2共享中断号12 (中断向量为28), 中断号13 (中断向量29) 仅支持UART1的中断. 参考NVIC章节对系统中断列表的描述.

UART0 接口控制器内嵌一个63-byte 发送FIFO (TX_FIFO) 和 63-byte 接收 FIFO (RX_FIFO) 来降低CPU的中断数量; UART1~2内嵌 15-byte 发送FIFO (TX_FIFO) 和15-byte接收FIFO (RX_FIFO) 来降低CPU的中断数量. 在操作过程中CPU可以随时读UART的状态. 报告的状态信息包括已经被UART执行的传输操作的类型和条件, 也包括4 种错误条件(parity error, overrun error, framing error, 或break中断). UART包括一个可编程的波特率发生器, 它可以将输入晶振除以一个除数来得到收发器需要的时钟. 波特率公式是 $\text{Baud Rate} = \text{UART_CLK} / M * [\text{BRD} + 2]$. 其中M和BRD在波特率分频寄存器UA_BAUD中定义, 见表 5-3.

Mode	DIV_X_EN	DIV_X_ONE	Divider X	BRD	波特率公式
0	0	0	B	A	$\text{UART_CLK} / [16 * (A+2)]$
1	1	0	B	A	$\text{UART_CLK} / [(B+1) * (A+2)]$, B must >= 8
2	1	1	Don't care	A	$\text{UART_CLK} / (A+2)$, A must >=3

表 5-3 UART 波特率公式

System clock = 22.1184 MHz			
Baud rate	Mode0	Mode1	Mode2
921600	x	A=0,B=11	A=22
460800	A=1	A=1,B=15 A=2,B=11	A=46
230400	A=4	A=4,B=15 A=6,B=11	A=94
115200	A=10	A=10,B=15 A=14,B=11	A=190
57600	A=22	A=22,B=15 A=30,B=11	A=382

System clock = 22.1184 MHz			
Baud rate	Mode0	Mode1	Mode2
38400	A=34	A=62,B=8 A=46,B=11 A=34,B=15	A=574
19200	A=70	A=126,B=8 A=94,B=11 A=70,B=15	A=1150
9600	A=142	A=254,B=8 A=190,B=11 A=142,B=15	A=2302
4800	A=286	A=510,B=8 A=382,B=11 A=286,B=15	A=4606

表 5-4 UART 波特率设置表

UART0与UART1 控制器用2 种low-level 信号支持自动流控制功能, /CTS (clear-to-send)和 /RTS (request-to-send), 当使能自动流程控制时, UART将禁止接收数据直到 UART向外部发送/RTS信号. 当 Rx FIFO 的值和RTS_TRI_LEV (UA_FCR [19:16])相等, /RTS信号停止.当UART 控制器从外部设备侦测到 /CTS信号时向外发送数据. 如果 /CTS 未被探测到, UART 将不向外发送数据.

UART 控制器提供 串行 IrDA (SIR, 串行红外) 功能 (用户需置位 UA_FUN_SEL[IrDA_EN] 使能 IrDA 功能). SIR 定义短程红外异步串行传输模式, 该模式有1 个开始位, 8个 数据位, 和1个 停止位. 最大数据速率为 115.2 Kbps (半双工). IrDA SIR 包括 IrDA SIR 编码/解码协议.仅具有IrDA SIR 半双工协议. 不能同时传输和接收数据. IrDA SIR 物理层规定在传输和接收之间至少10ms 输出延时. 该特性由软件执行.

NuMicro™ NUC100/NUC120 Low Density系列, UART控制器的另一个功能是RS-485 9位模式功能, 由RTS脚控制方向或由软件编程(PB.2 for RTS0 and PB.6 for RTS1) 执行该功能. RS-485 模式由设置寄存器UA_FUN_SEL来选择. . 在 RS-485 模式, RX和TX的许多特性与UART相同.

5.12.2 特征

- 全双工，异步通道
- 独立接收 / 发送 63/15/15 字节 (UART0/UART1/UART2) FIFO，用于装载数据
- 支持硬件自动流控制/流控制功能 (CTS, RTS) 和可编程的流控制触发电平 (UART0 和 UART1 中支持)
- 可编程的接收缓冲触发极限值
- 每个通道独立的可编程的波特率发生器
- 支持CTS唤醒功能(UART0 和 UART1 中支持)
- 支持7位接收缓冲定时溢出检测功能
- UART0/UART1 可以采用DMA 控制器
- 在上一次的停止位与下一次的开始位之间通过设置寄存器UA_TOR [DLY]可编程接收数据延迟时间
- 支持break error, frame error, parity error 和 receive / transmit缓冲溢出检测功能
- 完全可编程的串口特性
 - 可编程为5, 6, 7, 8位的数据位
 - 可编程的 parity bit, even, odd, no parity 或 stick parity 产生和侦测
 - 可编程为 1, 1.5, 或 2 位的停止位
- 支持 IrDA SIR功能模式
 - 普通模式下支持 3/16比特时间
- 支持 RS-485功能模式. (Low Density only)
 - 支持 RS-485 9bit 模式
 - 由RTS提供支持硬件或软件直接使能控制

5.13 PS/2 设备控制器(PS2D)

5.13.1 概述

PS/2 设备控制器为PS/2通讯提供基本时序控制. 所有在设备和主机之间的通讯都是通过CLK 和 DATA 引脚控制. 不同于 PS/2 键盘和鼠标设备控制器, 接收/传输代码需要固件进行代码转换成有意义的代码. 在接收到发送请求后启动控制器发送CLK 信号, 但是在通信过程中主机拥有最终的控制权. 主机发送到设备的数据是在上升沿读取, 设备发送到主机的数据在上升沿之后被改变, 设备向主机发送数据. 16 个字节的 FIFO 应用减少CPU的介入. S/W 可选择 1 ~ 16 字节的连续传输.

5.13.2 特性

- 主机通讯禁止和发送侦测请求
- 接收帧错误侦测
- 可编程1 ~ 16 位传输缓冲 以减少 CPU 干扰
- 双数据缓冲功能
- S/W override总线

5.14 I²S控制器(I²S)

5.14.1 概述

I²S控制器由IIS协议与外部音频CODEC组成，两个8字的FIFO分别用于读与写通道，可以处理8~32位字大小。DMA控制器处理数据在FIFO与内存之间的传输。

5.14.2 特征

- I²S可工作于主机模式或从机模式
- 可处理8, 16, 24和32 位字大小
- 支持单声道和立体声的音频数据
- 支持I²S和MSB 校验数据格式
- 提供两个8字的FIFO数据缓冲，一个用于发送，一个用于接收
- 当缓冲超过可编程边界时，产生中断请求
- 两个DMA请求，一个用于发送，一个用于接收

5.15 模拟数字转换(ADC)

5.15.1 概述

NuMicro™ NUC100/NUC120 包含 一个12位 8通道逐次逼近式 模拟 – 数字转换器 (SAR A/D converter). A/D 转换器支持 三种操作模式: 单一 (single), 单周期扫描(single-cycle scan) 和连续扫描模式(continuous scan). A/D 转换可由软件设定和外部STADC 管脚开启。

5.15.2 特征

- 模拟输入电压: 0~Vref (Max to 5.0V)
- 12位分辨率和10位精确度保证
- 多达 8 路单端模拟输入通道或4路差分输入
- 最大 ADC 时钟频率 16 MHz
- 高达600KHz SPS 转换速率
- 三种操作模式
 - 单一触发模式: A/D转换在指定通道完成一次
 - 单周期扫描模式:A/D转换在指定通道完成一个周期,转换顺序从最小号通道到最大号通道
 - 连续扫描模式: A/D持续执行单周期扫描模式直到软件停止A/D转换
- A/D转换开始条件
 - 软件向ADST 位写1
 - 外部 pin STADC
- 每通道转换结果存储在数据寄存器内, 并带有valid/overrun标志
- 转换结果可和指定的值相比较, 当转换值和比较寄存器中的设定值相等时, 用户可以选择是否产生一个中断请求
- 通道 7 支持 3输入源: 外部模拟电压, 内部带隙(bandgap)基准电压和内部温度传感器输出
- 支持自身校正功能以将转换误差最小化

5.16 模拟比较器(CMP)

5.16.1 概述

NuMicro™ NUC100/NUC120 包括2路模拟比较器. 该比较器可应用于不同的配置. 当正级输入大于负极输入时, 比较器输出为逻辑1, 反之为逻辑0. 当比较器输出值改变时, 每一路比较器都可通过配置产生中断.

5.16.2 特征

- 模拟输入电压范围: 0~5.0V
- 支持hysteresis功能
- 2 路模拟比较器, 其负极输入可选用内部参考电压
- 2 路模拟比较器共享同一中断请求

5.17 PDMA 控制器 (PDMA)

5.17.1 概述

NuMicro™ NUC100/NUC120 Medium Density 系列包括直接存储器访问(PDMA) 控制器,用于APB和存储器间的数据交换. PDMA 具有 9 路DMA (外设-存储器 或存储器 -外设 或存储器-存储器) 通道. 每路 PDMA 通道 (PDMA CH0~CH8), 在外设 APB IP 和 存储器间有一个字的传递缓冲器.

通过设定禁止PDMA [PDMACEN] 位软件可以禁止PDMA的运作. 通过软件轮流检测或者收到内部的PDMA中断时, CPU可以识别PDMA运作的完成. PDMA 控制器可增加源和目的地址或者也能将其固定.

注: NuMicro™ NUC100/NUC120 Low Density 系列仅支持1通道的 PDMA (channel 0).

5.17.2 特性

- 达9个DMA 通道. 每个通道可支持一个单向传输(Low Density 系列仅支持1 个PDMA 通道)
- AMBA AHB master/slave模式兼容, 用于数据传输和寄存器读/写
- 支持源地址与目的地址增加模式或固定模式(increased mode or fixed mode)
- 硬件通道优先级: DMA 通道0有最高优先级, 通道n有最低优先级

5.18 外部总线接口 (EBI)

5.18.1 简介

NuMicro™ NUC100/NUC120 Low Density 系列LQFP-64 封装配备一个外部总线接口 (EBI)，以供外部设备使用。

为节省外部设备与芯片的连接线，EBI支持地址总线与数据总线多路复用。且地址锁存使能 (ALE)信号支持地址与数据周期的差别。

5.18.2 特性

外部总线接口有下列功能：

- 支持外部设备最大64K-byte (8 位数据宽度)/128K-byte (16位数据宽度)
- 支持可变的外部总线基本时钟 (MCLK)
- 支持8位或16位数据宽度
- 支持可变的数据访问时间 (tACC), 地址锁存使能时间(tALE) 和地址保持时间(tAHD)
- 支持地址总线和数据总线多路复用以节省地址管脚
- 支持可配置的空闲周期以用于不同访问条件: 写命令(W2X), Read-to-Read (R2R)

6 FLASH 内存控制器 (FMC)

6.1 概述

NuMicro™ NUC100/NUC120 具有 128/64/32k 字节的片上 FLASH，用于存储应用程序 (APROM)，用户可以通过 ISP 更新 FLASH 中的程序。在系统编程 (ISP) 允许用户更新焊接在 PCB 板上的芯片中的程序。上电后，通过设置 Config0 确定 Cortex-M0 CPU 从 APROM 或 LDROM 读取代码。对于 64/32K 字节的器件，NuMicro™ NUC100/NUC120 为用户提供 4k 字节的数据 FLASH 用于在芯片断电之前存储一些应用所需的数据。对于 128K 字节的器件，数据 flash 与 128K 的程序内存共享，其开始地址是可配置的，由用户在 Config1 中定义。用户可以根据其应用的需要来定义数据 FLASH 的大小。

6.2 特征

- 零等待状态，可达 50 MHz 的连续的地址访问
- 128/64/32KB 应用程序内存 (APROM) (Low Density 系列仅支持 64KB)
- 4KB 在系统编程 (ISP) 加载程序内存 (LDROM)
- 可配置的或固定的 4KB 数据 FLASH，带有 512 字节页擦除单元
- 对于 128K APROM 的设备，数据 FLASH 的起始地址可配置
- 在系统编程 (ISP) 用于更新片上 FLASH

7 电气特性

7.1 绝对最大额定值

参数	符号	最小值	最大值	单位
直流电源电压	VDD-VSS	-0.3	+7.0	V
输入电压	VIN	VSS-0.3	VDD+0.3	V
晶振频率	1/t _{CLCL}	4	24	MHz
工作温度	TA	-40	+85	°C
贮存温度	TST	-55	+150	°C
V _{DD} 最大流入电流		-	120	mA
V _{SS} 最大流出电流			120	mA
单一管脚最大灌电流			35	mA
单一管脚最大源电流			35	mA
所有管脚最大灌电流总合			100	mA
所有管脚最大源电流总合			100	mA

注: 上表所列的条件中, 其极限值可能对器件的稳定有反作用.

7.2 DC电气特性

7.2.1 NuMicro™ NUC100/NUC120 Medium Density DC电气特性

(VDD-VSS=3.3V, TA = 25°C, FOSC = 50 MHz在无特别说明的情况下)

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
工作电压	V _{DD}	2.5		5.5	V	V _{DD} = 2.5V ~ 5.5V up to 50 MHz
电源地	V _{SS} AV _{SS}	-0.3			V	
LDO输出电压	V _{LDO}	-10%	2.5	+10%	V	V _{DD} > 2.7V
模拟工作电压	AV _{DD}	0		V _{DD}	V	
模拟参考电压	Vref	0		AV _{DD}	V	
普通模式下的工作电流(50 MHz)	I _{DD1}		54		mA	V _{DD} = <u>5.5V@50</u> MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD2}		31		mA	V _{DD} = <u>5.5V@50</u> MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{DD3}		51		mA	V _{DD} = 3V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD4}		28		mA	V _{DD} = 3V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
普通模式下的工作电流(12 MHz)	I _{DD5}		22		mA	V _{DD} = <u>5.5V@12</u> MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{DD6}		14		mA	V _{DD} = <u>5.5V@12</u> MHz, disable all IP and disable PLL, XTAL=12 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
	I _{DD7}		20		mA	V _{DD} = 3V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{DD8}		12		mA	V _{DD} = 3V@12 MHz, disable all IP and disable PLL, XTAL=12 MHz
普通模式下的工作电流(4 MHz)	I _{DD9}		15		mA	V _{DD} = 5V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD10}		11		mA	V _{DD} = 5V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
	I _{DD11}		13		mA	V _{DD} = 3V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD12}		9		mA	V _{DD} = 3V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
空闲模式下的工作电流 (50 MHz)	I _{IDLE1}		38		mA	V _{DD} = <u>5.5V@50</u> MHz, enable all IP and PLL, XTAL=12 MHz
	I _{IDLE2}		15		mA	<u>V_{DD}=5.5V@50</u> MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{IDLE3}		35		mA	V _{DD} = 3V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{IDLE4}		13		mA	V _{DD} = 3V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
空闲模式下的工作电流 (12 MHz)	I _{IDLE5}		13		mA	V _{DD} = <u>5.5V@12</u> MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{IDLE6}		5.5		mA	V _{DD} = <u>5.5V@12</u> MHz, disable all IP and disable PLL, XTAL=12 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
	I_{IDLE7}		12		mA	$V_{DD} = 3V@12\text{ MHz}$, enable all IP and disable PLL, XTAL=12 MHz
	I_{IDLE8}		4		mA	$V_{DD} = 3V@12\text{ MHz}$, disable all IP and disable PLL, XTAL=12 MHz
空闲模式下的工作电流 (4 MHz)	I_{IDLE9}		8.5		mA	$V_{DD} = 5V@4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE10}		3.5		mA	$V_{DD} = 5V@4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE11}		7		mA	$V_{DD} = 3V@4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE12}		2.5		mA	$V_{DD} = 3V@4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
掉电模式下工作电流 (掉电模式)	I_{PWD1}		23		μA	$V_{DD} = 5.5V$, RTC OFF, No load @ Disable BOV function
	I_{PWD2}		18		μA	$V_{DD} = 3.3V$, RTC OFF, No load @ Disable BOV function
	I_{PWD3}		28		μA	$V_{DD} = 5.5V$, RTC run, No load @ Disable BOV function
	I_{PWD4}		22		μA	$V_{DD} = 3.3V$, RTC run, No load @ Disable BOV function
PA, PB, PC, PD, PE输入电流 (准双端模式)	I_{IN1}		-50	-60	μA	$V_{DD} = 5.5V$, $V_{IN} = 0V$ or $V_{IN}=V_{DD}$
RESET ^[1] 脚输入电流	I_{IN2}	-55	-45	-30	μA	$V_{DD} = 3.3V$, $V_{IN} = 0.45V$
PA, PB, PC, PD, PE输入漏电流	I_{LK}	-2	-	+2	μA	$V_{DD} = 5.5V$, $0 < V_{IN} < V_{DD}$
PA~PE逻辑1至0转换时电流 (准双向模式)	$I_{TL}^{[3]}$	-650	-	-200	μA	$V_{DD} = 5.5V$, $V_{IN} < 2.0V$
PA, PB, PC, PD, PE输入低电压 (TTL 输入)	V_{IL1}	-0.3	-	0.8	V	$V_{DD} = 4.5V$
		-0.3	-	0.6		$V_{DD} = 2.5V$
PA, PB, PC, PD, PE输入高电	V_{IH1}	2.0	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5V$

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
压(TTL 输入)		1.5	-	$V_{DD} + 0.2$		$V_{DD} = 3.0V$
PA, PB, PC, PD, PE 输入低电压(Schmitt 输入)	V_{IL2}				V	
PA, PB, PC, PD, PE 输入高电压(Schmitt 输入)	V_{IH2}		$0.2V_{DD}$		V	
PA~PE迟滞电压 (Schmitt 输入)	V_{HY}		$0.2V_{DD}$		V	
XT1 ^[*2] 脚 输入低电平	V_{IL3}	0	-	0.8	V	$V_{DD} = 4.5V$
		0	-	0.4		$V_{DD} = 3.0V$
XT1 ^[*2] 脚 输入高电平	V_{IH3}	3.5	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5V$
		2.4	-	$V_{DD} + 0.2$		$V_{DD} = 3.0V$
X32I ^[*2] 脚 输入低电平	V_{IL4}	0	-	0.4	v	
X32I ^[*2] 脚 输入高电平	V_{IH4}	1.7		2.5	V	
RESET脚 负向门槛电压 (Schmitt输入)	V_{ILS}	-0.5	-	$0.3V_{DD}$	V	
RESET脚 正向门槛电压 (Schmitt输入)	V_{IHS}	$0.7V_{DD}$	-	$V_{DD} + 0.5$	V	
PA, PB, PC, PD, PE源电流 (准双向模式)	I_{SR11}	-300	-370	-450	μA	$V_{DD} = 4.5V, V_S = 2.4V$
	I_{SR12}	-50	-70	-90	μA	$V_{DD} = 2.7V, V_S = 2.2V$
	I_{SR12}	-40	-60	-80	μA	$V_{DD} = 2.5V, V_S = 2.0V$
PA, PB, PC, PD, PE源电流 (推挽模式)	I_{SR21}	-20	-24	-28	mA	$V_{DD} = 4.5V, V_S = 2.4V$
	I_{SR22}	-4	-6	-8	mA	$V_{DD} = 2.7V, V_S = 2.2V$
	I_{SR22}	-3	-5	-7	mA	$V_{DD} = 2.5V, V_S = 2.0V$
PA, PB, PC, PD, PE灌电流 (准双向及推挽模式)	I_{SK1}	10	16	20	mA	$V_{DD} = 4.5V, V_S = 0.45V$
	I_{SK1}	7	10	13	mA	$V_{DD} = 2.7V, V_S = 0.45V$
	I_{SK1}	6	9	12	mA	$V_{DD} = 2.5V, V_S = 0.45V$
BOV_VL [1:0] =00b 时欠压电压	$V_{BO2.2}$	2.1	2.2	2.3	V	
BOV_VL [1:0] =01b 时欠压电压	$V_{BO2.7}$	2.6	2.7	2.8	V	
BOV_VL [1:0] =10b 时欠压电压	$V_{BO3.8}$	3.6	3.8	4.0	V	

参数	符号.	明细表				测试条件
		最小值	典型值	最大值	单位	
BOV_VL [1:0] =11b 时欠压电压	$V_{BO4.5}$	4.3	4.5	4.7	V	
BOD电压迟滞范围	V_{BH}	30	-	150	mV	$V_{DD} = 2.5V \sim 5.5V$

注:

1. /RESET管脚为 Schmitt 触发 输入模式.
2. 晶振输入为CMOS 输入.
3. 当PA, PB, PC, PD 及 PE 管脚被外部由1驱动到0时, 可作为输出电流的源端, 在 $V_{DD}=5.5V$ 时, 输出电流达到最大值, V_{in} 接近2V.

7.2.2 NuMicro™ NUC100/NUC120 Low Density系列DC电气特性

(VDD-VSS=3.3V, TA = 25°C, FOSC = 50 MHz在无特别说明的情况下.)

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
工作电压	V _{DD}	2.5		5.5	V	V _{DD} = 2.5V ~ 5.5V up to 50 MHz
电源地	V _{SS} AV _{SS}	-0.3			V	
LDO输出电压	V _{LDO}	-10%	2.5	+10%	V	V _{DD} > 2.7V
模拟工作电压	AV _{DD}	0		V _{DD}	V	
模拟参考电压	V _{ref}	0		AV _{DD}	V	
普通模式下的工作电流(50 MHz)	I _{DD1}		46		mA	V _{DD} = <u>5.5V@50</u> MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD2}		30		mA	V _{DD} = <u>5.5V@50</u> MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{DD3}		44		mA	V _{DD} = 3V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD4}		28		mA	V _{DD} = 3V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
普通模式下的工作电流(12 MHz)	I _{DD5}		19		mA	V _{DD} = <u>5.5V@12</u> MHz, enable all IP and disable PLL, XTAL=12MHz
	I _{DD6}		13		mA	V _{DD} = <u>5.5V@12</u> MHz, disable all IP and disable PLL, XTAL=12 MHz
	I _{DD7}		17		mA	V _{DD} = 3V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
	I _{DD8}		11.5		mA	V _{DD} = 3V@12 MHz, disable all IP and disable PLL, XTAL=12 MHz
普通模式下的工作电流(4 MHz)	I _{DD9}		13.5		mA	V _{DD} = 5V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD10}		10		mA	V _{DD} = 5V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
	I _{DD11}		12		mA	V _{DD} = 3V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD12}		8		mA	V _{DD} = 3V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
空闲模式下的工作电流 (50 MHz)	I _{IDLE1}		30		mA	V _{DD} = <u>5.5V@50</u> MHz, enable all IP and PLL, XTAL=12 MHz
	I _{IDLE2}		13		mA	<u>V_{DD}=5.5V@50</u> MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{IDLE3}		28		mA	V _{DD} = 3V@50MHz, enable all IP and PLL, XTAL=12MHz
	I _{IDLE4}		12		mA	V _{DD} = 3V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
空闲模式下的工作电流 (12 MHz)	I _{IDLE5}		11		mA	V _{DD} = <u>5.5V@12</u> MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{IDLE6}		5		mA	V _{DD} = <u>5.5V@12</u> MHz, disable all IP and disable PLL, XTAL=12 MHz
	I _{IDLE7}		10		mA	V _{DD} = 3V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
	I_{IDLE8}		4		mA	$V_{DD} = 3V@12\text{ MHz}$, disable all IP and disable PLL, XTAL=12 MHz
空闲模式下的工作电流 (4 MHz)	I_{IDLE9}		7		mA	$V_{DD} = 5V@4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE10}		3.5		mA	$V_{DD} = 5V@4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE11}		6		mA	$V_{DD} = 3V@4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE12}		2.5		mA	$V_{DD} = 3V@4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
掉电模式下工作电流 (掉电模式)	I_{PWD1}		17		μA	$V_{DD} = 5.5V$, RTC OFF, No load @ Disable BOV function
	I_{PWD2}		14.5		μA	$V_{DD} = 3.3V$, RTC OFF, No load @ Disable BOV function
	I_{PWD3}		20		μA	$V_{DD} = 5.5V$, RTC run , No load @ Disable BOV function
	I_{PWD4}		17		μA	$V_{DD} = 3.3V$, RTC run , No load @ Disable BOV function
PA, PB, PC, PD, PE输入电流 (准双端模式)	I_{IN1}		-50	-60	μA	$V_{DD} = 5.5V$, $V_{IN} = 0V$ or $V_{IN}=V_{DD}$
RESET ^[1] 脚输入电流	I_{IN2}	-55	-45	-30	μA	$V_{DD} = 3.3V$, $V_{IN} = 0.45V$
PA, PB, PC, PD, PE输入漏电流	I_{LK}	-2	-	+2	μA	$V_{DD} = 5.5V$, $0 < V_{IN} < V_{DD}$
PA~PE逻辑1至0转换时电流 (准双向模式)	$I_{TL}^{[3]}$	-650	-	-200	μA	$V_{DD} = 5.5V$, $V_{IN} < 2.0V$
PA, PB, PC, PD, PE输入低电压 (TTL 输入)	V_{IL1}	-0.3	-	0.8	V	$V_{DD} = 4.5V$
		-0.3	-	0.6		$V_{DD} = 2.5V$
PA, PB, PC, PD, PE输入高电压 (TTL 输入)	V_{IH1}	2.0	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5V$
		1.5	-	$V_{DD} + 0.2$		$V_{DD} = 3.0V$
PA, PB, PC, PD, PE 输入低电压 (Schmitt 输入)	V_{IL2}				V	

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
PA, PB, PC, PD, PE 输入高电压(Schmitt 输入)	V_{IH2}		$0.2V_{DD}$		V	
PA~PE迟滞电压 (Schmitt 输入)	V_{HY}		$0.2V_{DD}$		V	
XT1 ^[*2] 脚 输入低电平	V_{IL3}	0	-	0.8	V	$V_{DD} = 4.5V$
		0	-	0.4		$V_{DD} = 3.0V$
XT1 ^[*2] 脚 输入高电平	V_{IH3}	3.5	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5V$
		2.4	-	$V_{DD} + 0.2$		$V_{DD} = 3.0V$
X32I ^[*2] 脚 输入低电平	V_{IL4}	0	-	0.4	v	
X32I ^[*2] 脚 输入高电平	V_{IH4}	1.7		2.5	V	
RESET脚 负向阈电压 (Schmitt输入)	V_{ILS}	-0.5	-	$0.3V_{DD}$	V	
RESET脚 正向阈电压 (Schmitt输入)	V_{IHS}	$0.7V_{DD}$	-	$V_{DD} + 0.5$	V	
PA, PB, PC, PD, PE源电流 (准双向模式)	I_{SR11}	-300	-370	-450	μA	$V_{DD} = 4.5V, V_S = 2.4V$
	I_{SR12}	-50	-70	-90	μA	$V_{DD} = 2.7V, V_S = 2.2V$
	I_{SR12}	-40	-60	-80	μA	$V_{DD} = 2.5V, V_S = 2.0V$
PA, PB, PC, PD, PE源电流 (推挽模式)	I_{SR21}	-20	-24	-28	mA	$V_{DD} = 4.5V, V_S = 2.4V$
	I_{SR22}	-4	-6	-8	mA	$V_{DD} = 2.7V, V_S = 2.2V$
	I_{SR22}	-3	-5	-7	mA	$V_{DD} = 2.5V, V_S = 2.0V$
PA, PB, PC, PD, PE灌电流 (准双向及推挽模式)	I_{SK1}	10	16	20	mA	$V_{DD} = 4.5V, V_S = 0.45V$
	I_{SK1}	7	10	13	mA	$V_{DD} = 2.7V, V_S = 0.45V$
	I_{SK1}	6	9	12	mA	$V_{DD} = 2.5V, V_S = 0.45V$
BOV_VL [1:0] =00b 时欠压电压	$V_{BO2.2}$	2.1	2.2	2.3	V	
BOV_VL [1:0] =01b 时欠压电压	$V_{BO2.7}$	2.6	2.7	2.8	V	
BOV_VL [1:0] =10b 时欠压电压	$V_{BO3.8}$	3.6	3.8	4.0	V	
BOV_VL [1:0] =11b 时欠压电压	$V_{BO4.5}$	4.3	4.5	4.7	V	
BOD电压迟滞范围	V_{BH}	30	-	150	mV	$V_{DD} = 2.5V \sim 5.5V$
带隙电压	V_{BG}	1.20	1.26	1.32	V	$V_{DD} = 2.5V \sim 5.5V$

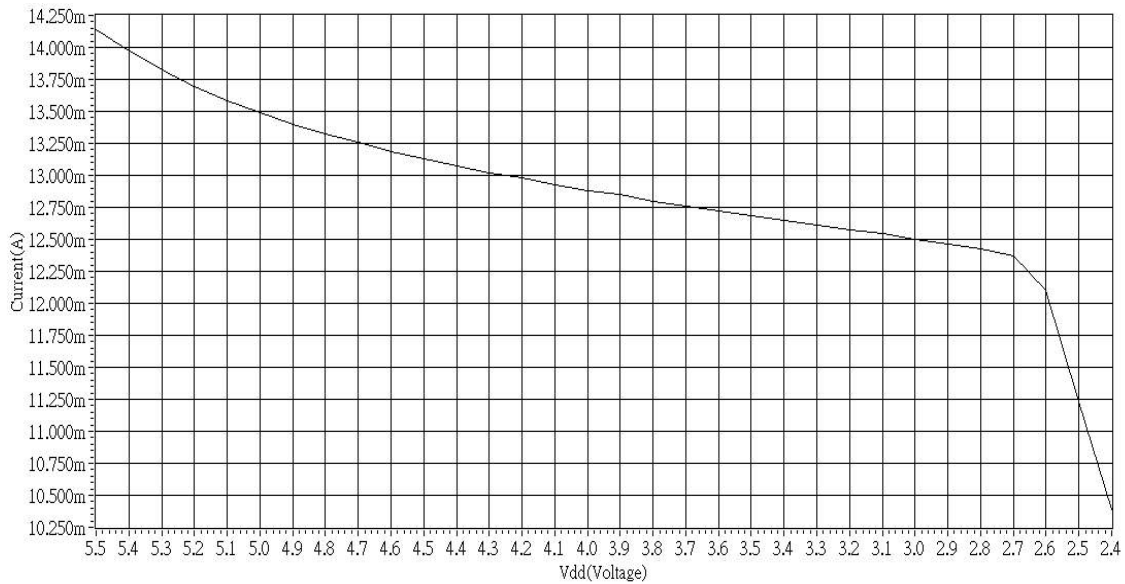
注:

1. /RESET管脚为 Schmitt 触发 输入模式.
2. 晶振输入为CMOS 输入.
3. 当PA, PB, PC, PD 及 PE 管脚被外部由1驱动到0时, 可作来输出电流的源端, 在VDD=5.5V时, 输出电流达到最大值, Vin 接近2V.

7.2.3 工作电流曲线(测试条件: run NOP)

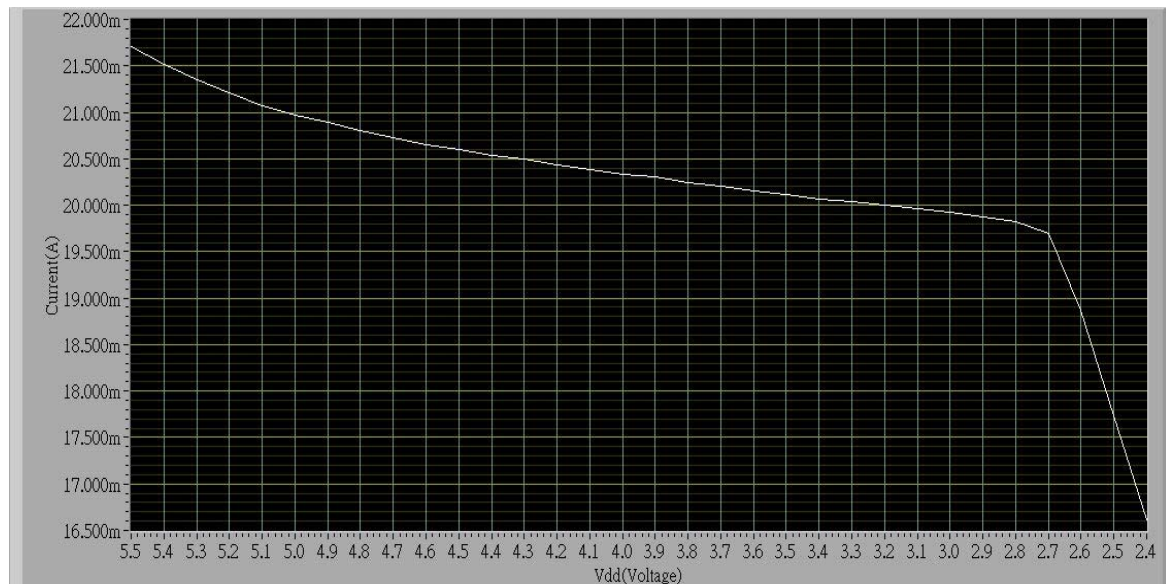
1. XTAL clock = 12 MHz, 禁止PLL, 禁止all-IP:

单位: mA



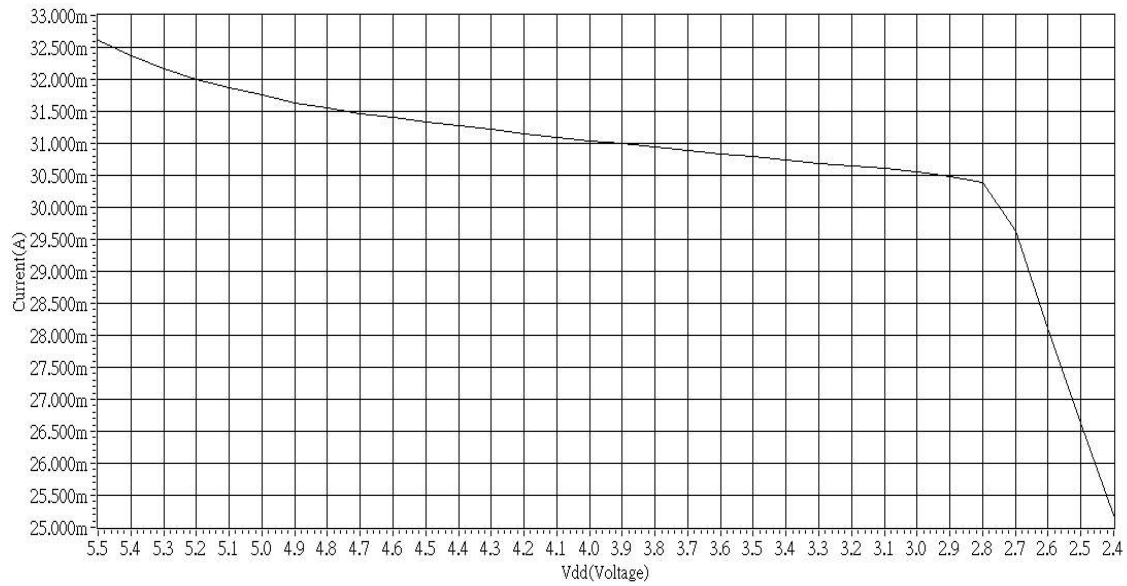
2. XTAL clock = 12 MHz, 禁止PLL, 使能all-IP

单位: mA



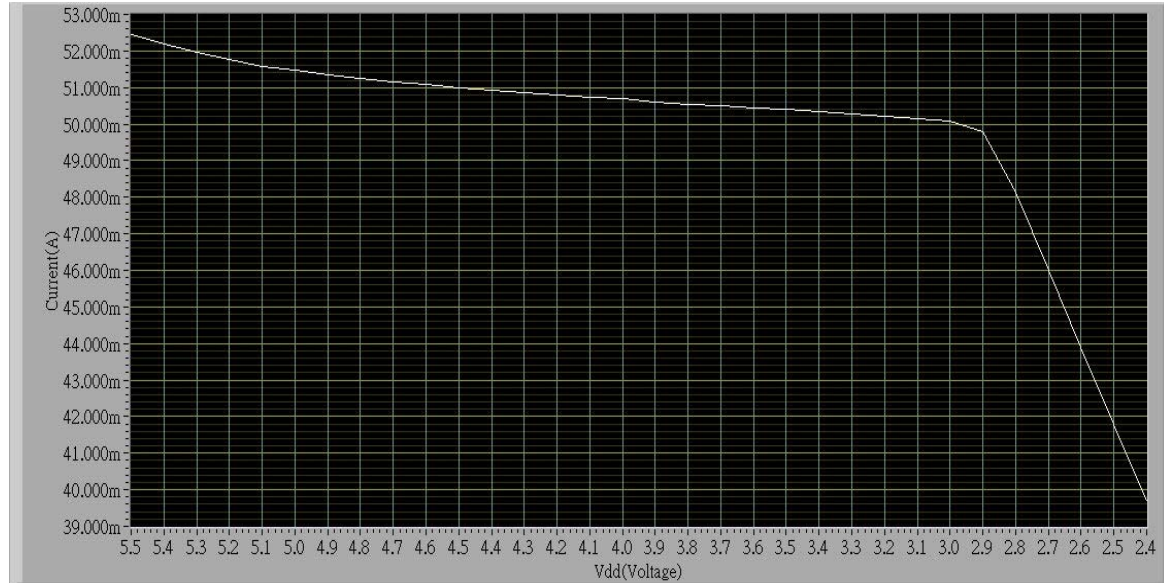
3. XTAL clock = 12 MHz, 使能PLL, 禁止all-IP

单位: mA



4. XTAL clock = 12 MHz, 使能PLL, 使能all-IP

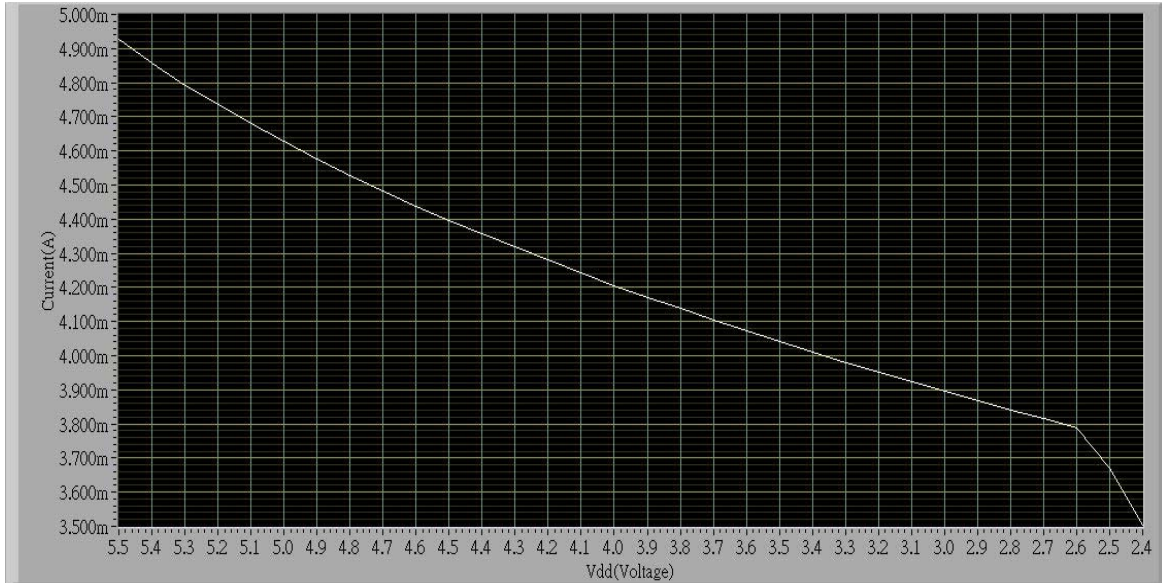
单位: mA



7.2.4 Idle电流曲线

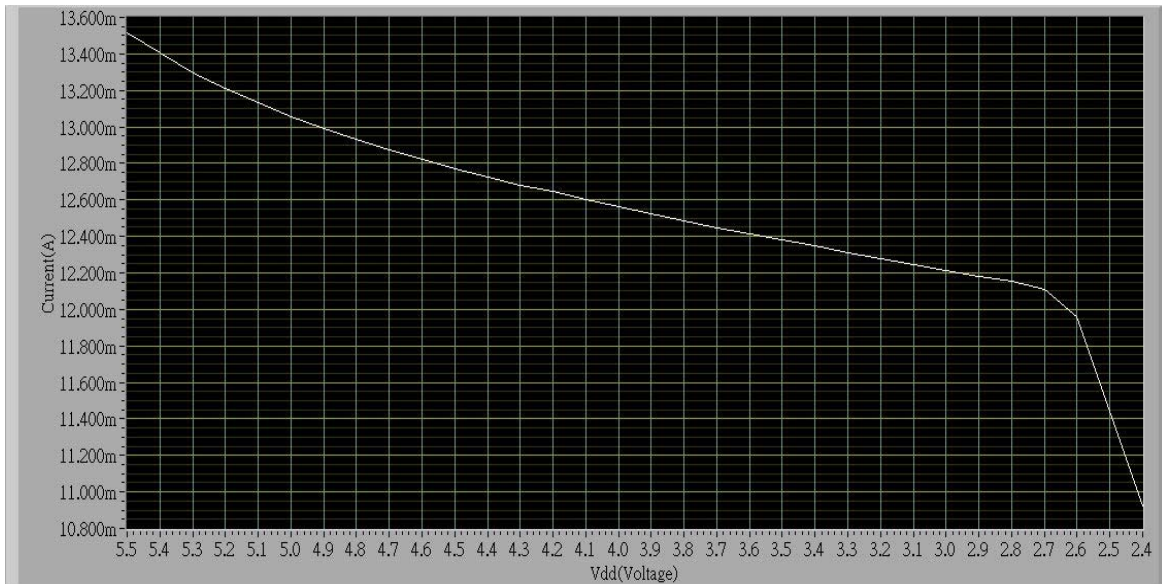
1. XTAL clock = 12 MHz, 禁止PLL, 禁止all-IP

单位: mA



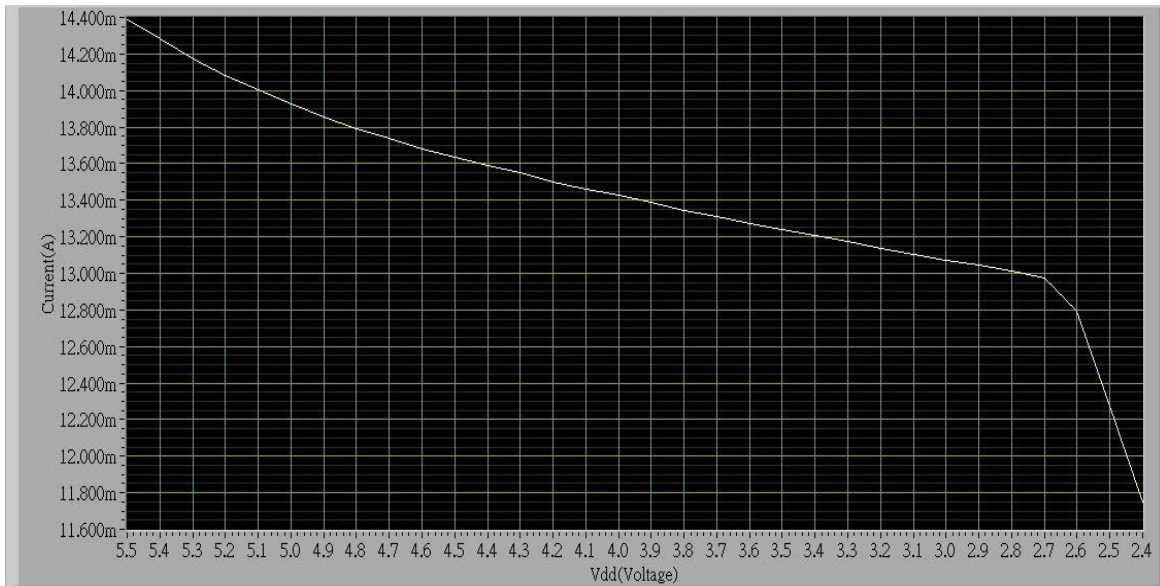
2. XTAL clock = 12 MHz, 禁止PLL, 使能all-IP

单位: mA



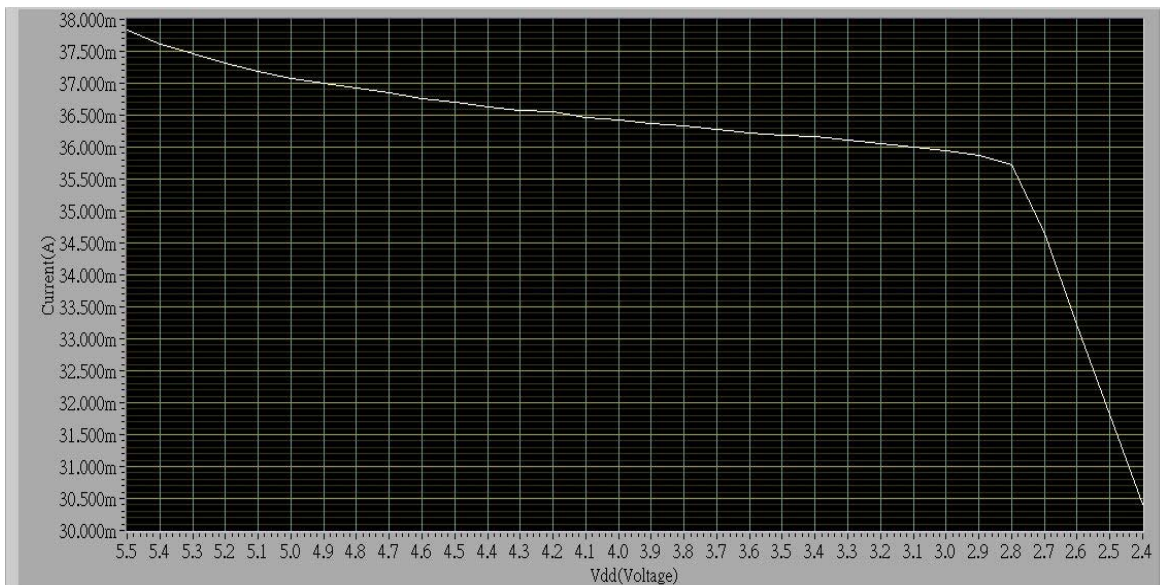
3. XTAL clock = 12 MHz, 使能PLL, 禁止all-IP

单位: mA



4. XTAL clock = 12 MHz, 使能PLL, 使能all-IP

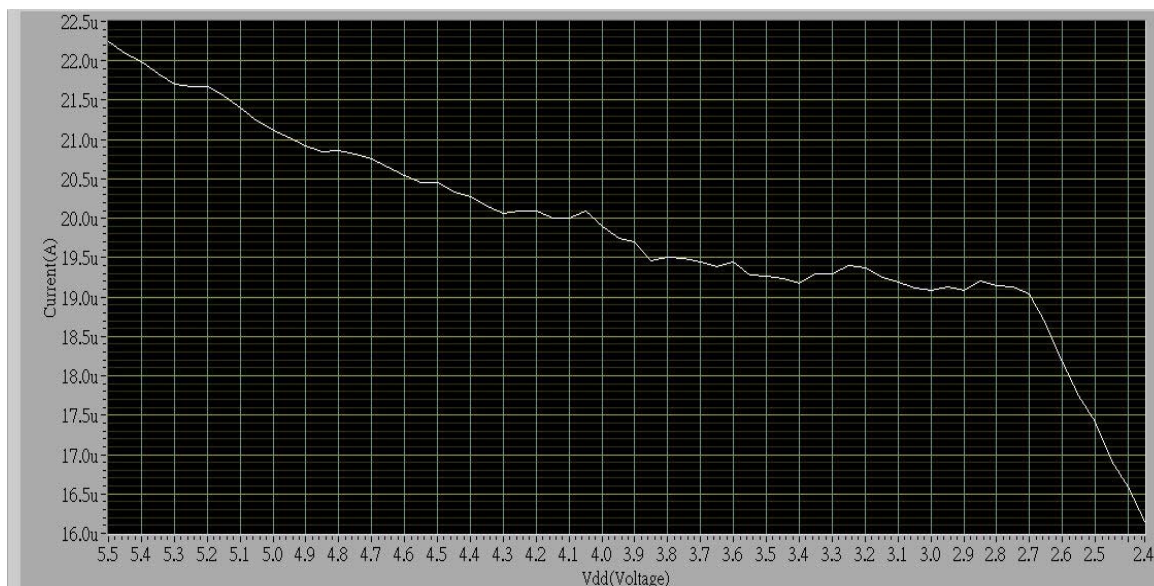
单位: mA



7.2.5 Power Down电流曲线

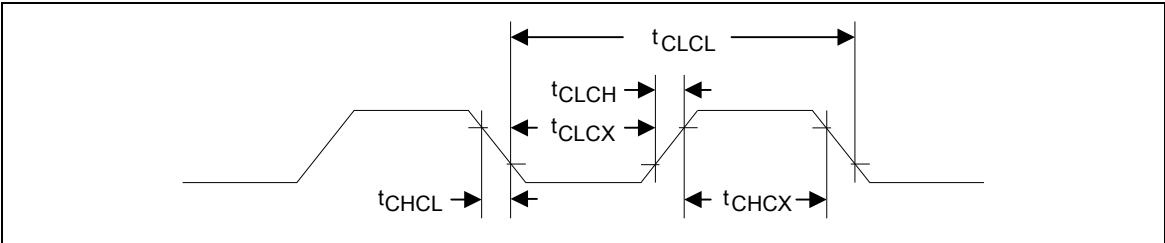
XTAL clock = 12 MHz, 禁止PL

单位: mA





7.3 AC 电气特性



注: 占空比为50%.

符号	参数	条件	最小值	典型值	最大值	单位
t_{CHCX}	时钟高电平时间		20	-	-	nS
t_{CLCX}	时钟低电平时间		20	-	-	nS
t_{CLCH}	时钟上升沿时间		-	-	10	nS
t_{CHCL}	时钟下降沿时间		-	-	10	nS

7.3.1 外部 4~24 MHz 高速晶振

参数	条件	最小值	典型值	最大值	单位
输入时钟频率	外部晶振	4	12	24	MHz
温度	-	-40	-	85	℃
VDD	-	2.5	5	5.5	V

7.3.1.1 典型晶振应用电路

晶振	C1	C2	R
4 MHz ~ 24 MHz	不需要	不需要	不需要

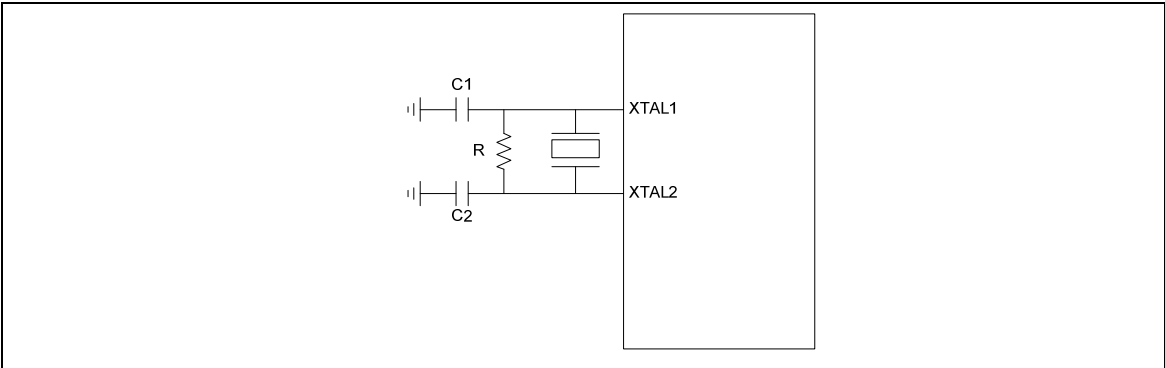


图 7-1 典型晶振应用电路

7.3.2 外部 32.768 KHz 低速晶振

参数	条件	最小值	典型值	最大值	单位
输入时钟频率	外部晶振	-	32.768	-	KHz
温度	-	-40	-	85	℃
VDD	-	2.5	-	5.5	V

7.3.3 内部 22.1184 MHz 高速振荡器

参数	条件	最小值	典型值	最大值	单位
电压 ^[1]	-	2.5	-	5.5	V
中心频率	-	-	22.1184	-	MHz
校验内部振荡器频率	+25 °C; V _{DD} =5V	-1	-	+1	%
	-40 °C~+85 °C; V _{DD} =2.5V~5.5V	-3	-	+3	%
工作电流	V _{DD} =5V	-	500	-	uA

7.3.4 内部 10 KHz 低速振荡器

参数	条件	最小值	典型值	最大值	单位
电压 ^[1]	-	2.5	-	5.5	V
中心频率	-	-	10	-	KHz
校验内部振荡器频率	+25 °C; V _{DD} =5V	-30	-	+30	%
	-40 °C~+85 °C; V _{DD} =2.5V~5.5V	-50	-	+50	%

注: 内部的工作电压来自LDO

7.4 模拟量特性

7.4.1 12 位SARADC特性

符号	参数	最小值	典型值	最大值	单位
-	分辨率	-	-	12	Bit
DNL	非线性差分误差	-	±3	-	LSB
INL	非线性积分误差	-	±4	-	LSB
EO	补偿错误	-	±1	10	LSB
EG	增益误差 (传输增益)	-	1	1.005	-
-	一致性	Guaranteed			
FADC	ADC 时钟频率	-	-	16	MHz
TCAL	校准时间	-	127	-	Clock
TS	取样时间	-	7	-	Clock
TADC	转换时间	-	13	-	Clock
FS	采样率	-	-	600	K SPS
VLDO	工作电压	-	2.5	-	V
VADD		3	-	5.5	V
IDD	工作电流(平均)	-	0.5	-	mA
IDDA		-	1.5	-	mA
VREF	参考电压	-	VDDA	-	V
IREFP	参考电流(平均)	-	1	-	mA
VIN	输入电压范围	0	-	VREF	V
CIN	电容值	-	5	-	pF

7.4.2 LDO规格 & Power 管理

参数	最小值	典型值	最大值	单位	备注
输入电压	2.7	5	5.5	V	V _{DD} 输入电压
输出电压	-10%	2.5	+10%	V	V _{DD} > 2.7V
温度	-40	25	85	℃	
静态电流 (PD=0)	-	100	-	uA	
静态电流 (PD=1)	-	5	-	uA	
Iload (PD=0)	-	-	100	mA	
Iload (PD=1)	-	-	100	uA	
Cbp	-	1	-	uF	Resr=1ohm
Cload	-	250	-	pF	

注:

1. 建议接一颗10uF 或更大的电容和一颗 100nF 旁路电容在VDD与VSS之间.
2. 为保证电源稳定, 要在LDO与VSS之间接一颗10uF 或更大的电容. 再加一颗100nF 的旁路电容在LDO与VSS之间有助于抑制输出噪声.

7.4.3 低压复位说明

参数	条件	最小值	典型值	最大值	单位
操作电压	-	1.7	-	5.5	V
静态电流	VDD5V=5.5V	-	-	5	uA
温度	-	-40	25	85	℃
极限电压	温度=25°	1.7	2.0	2.3	V
	温度=-40°	-	2.4	-	V
	温度=85°	-	1.6	-	V
迟滞	-	0	0	0	V

7.4.4 欠压检测说明

参数	条件	最小值	典型值	最大值	单位
操作电压	-	2.5	-	5.5	V
静态电流	AVDD=5.5V	-	-	125	μA
温度	-	-40	25	85	℃
欠压电压	BOV_VL[1:0]=11	4.3	4.5	4.7	V
	BOV_VL [1:0]=10	3.6	3.8	4.0	V
	BOV_VL [1:0]=01	2.6	2.7	2.8	V
	BOV_VL [1:0]=00	2.1	2.2	2.3	V
迟滞	-	30	-	150	mV

7.4.5 上电复位说明(5V)

参数	条件	最小值	典型值	最大值	单位
温度	-	-40	25	85	℃
复位电压	V+	-	2	-	V
静态电流	Vin>复位电压	-	1	-	nA

7.4.6 温度传感器说明

参数	条件	最小值	典型值	最大值	单位
电源		2.5	-	5.5	V
温度		-40	-	125	°C
电流消耗		6.4	-	10.5	uA
增益			-1.76		mV/°C
偏移量	Temp=0 °C		720		mV

注: 内部工作电压来自LDO.

7.4.7 比较器说明

参数	条件	最小值	典型值	最大值	单位
温度	-	-40	25	85	°C
VDD	-	2.4	3	5.5	V
VDD 电流	20uA@VDD=3V	-	20	40	uA
输入偏移电压	-	-	5	15	mV
输出偏差	-	0.1	-	VDD-0.1	V
共模输入范围	-	0.1	-	VDD-1.2	V
DC 增益	-	-	70	-	dB
延迟	@VCM=1.2V & VDIFF=0.1V	-	200	-	ns
比较电压	20mV@VCM=1V 50mV@VCM=0.1V 50mV@VCM=VDD-1.2 @10mV for non-hysteresis	10	20	-	mV
迟滞	One bit control W/O & W. hysteresis @VCM=0.4V ~ VDD-1.2V	-	±10	-	mV
唤醒时间	@CINP=1.3V CINN=1.2V	-	-	2	us

7.4.8 USB PHY说明

7.4.8.1 USB DC 电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高 (driven)		2.0			V
V_{IL}	输入低				0.8	V
V_{DI}	差分输入	PADP-PADM	0.2			V
V_{CM}	差分同模范围	Includes V_{DI} range	0.8		2.5	V
V_{SE}	单端接收器极限		0.8		2.0	V
	接收器滞后			200		mV
V_{OL}	输出低 (driven)		0		0.3	V
V_{OH}	输出高 (driven)		2.8		3.6	V
V_{CRS}	输出信号串扰电压		1.3		2.0	V
R_{PU}	上拉电阻		1.425		1.575	k Ω
R_{PD}	下拉电阻		14.25		15.75	k Ω
V_{TRM}	上行端口上的上拉电阻的极限电压 (R_{PU})		3.0		3.6	V
Z_{DRV}	驱动输出阻抗*	稳态驱动*		10		Ω
C_{IN}	发射器容值	Pin to GND			20	pF

*驱动输出阻抗不包括串联电阻阻抗。

7.4.8.2 USB全速驱动器电气特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{FR}	上升时间	$C_L=50p$	4		20	ns
T_{FF}	下降时间	$C_L=50p$	4		20	ns
T_{FRFF}	上升与下降时间比值	$T_{FRFF}=T_{FR}/T_{FF}$	90		111.11	%

7.4.8.3 USB 功耗

符号	参数	条件	最小值	典型值	最大值	单位
I_{VDDREG}	VDDD 和 VDDREG 供给电流(稳态)	待机		50		μA

符号	参数	条件	最小值	典型值	最大值	单位
(全速)	态)	输入模式				uA
		输出模式				uA

7.5 SPI 动态特性

符号	参数	最小值	典型值	最大值	单位
SPI 主机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	26	18	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_v	数据输出有效时间	-	4	6	ns
SPI 主机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	39	26	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_v	数据输出有效时间	-	6	10	ns
SPI 从机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 4$	-	-	ns
t_v	数据输出有效时间	-	$2 \cdot PCLK + 19$	$2 \cdot PCLK + 27$	ns
SPI 从机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 8$	-	-	ns
t_v	数据输出有效时间	-	$2 \cdot PCLK + 27$	$2 \cdot PCLK + 40$	ns

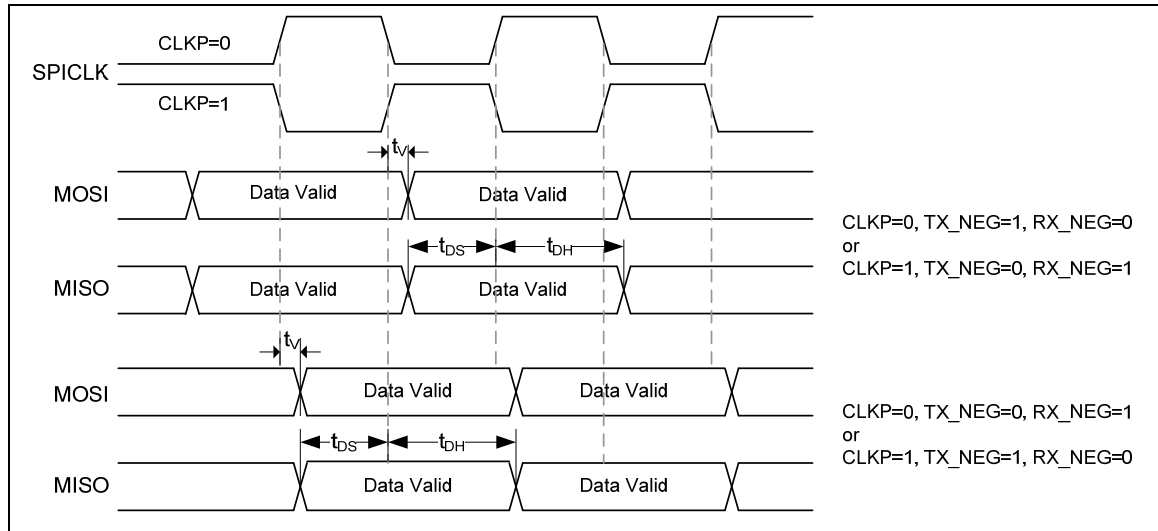


图 7-2 SPI 主机动态特性时序图

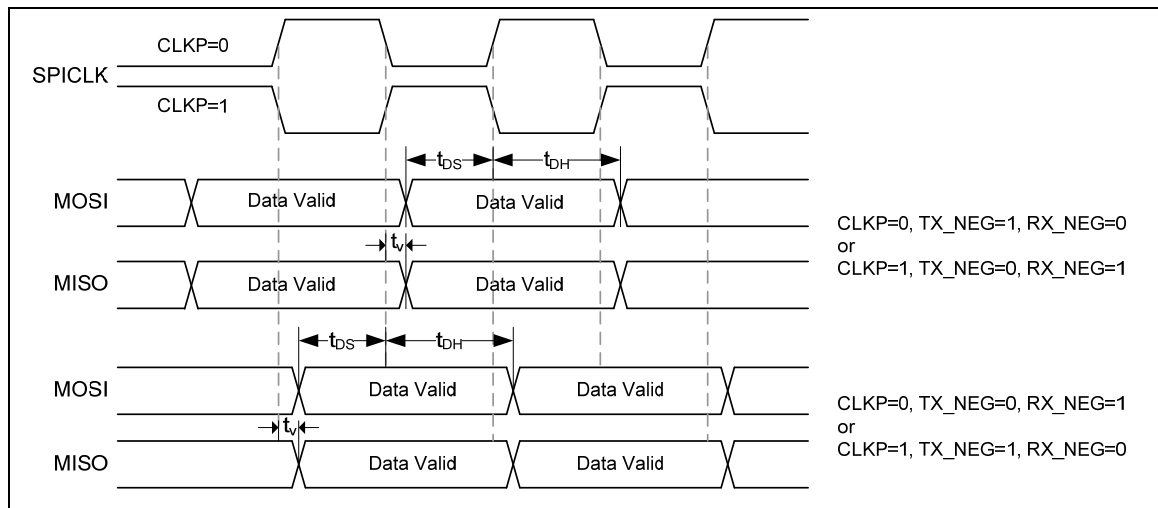
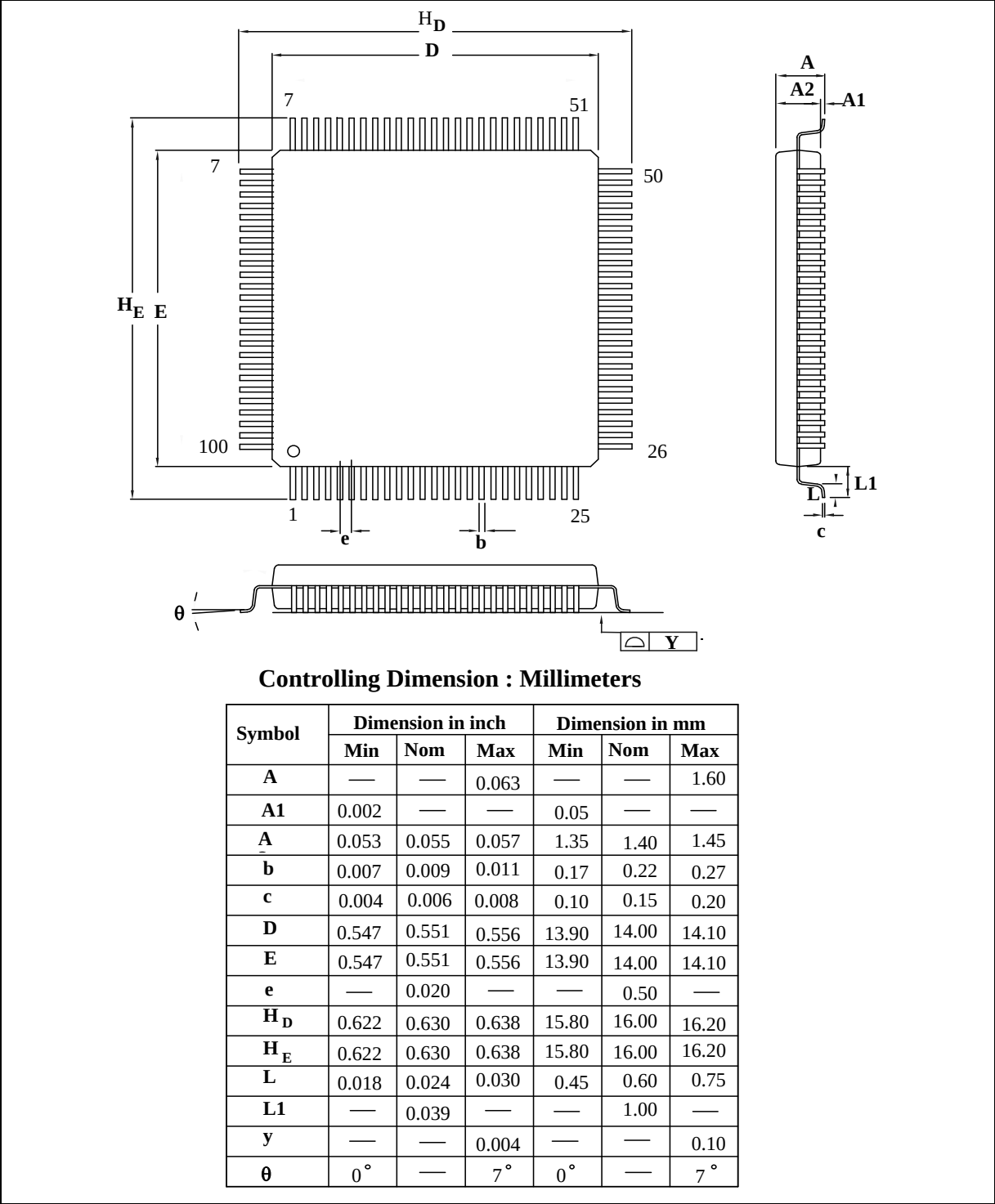


图 7-3 SPI 从机动态特性时序图

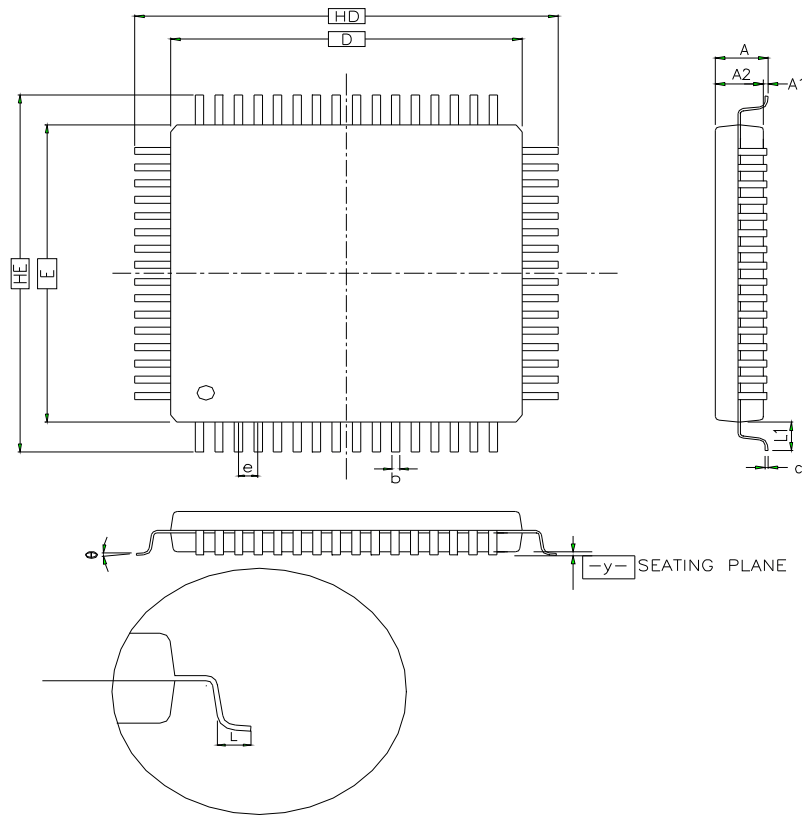


8 封装定义

8.1 100L LQFP (14x14x1.4 mm footprint 2.0mm)

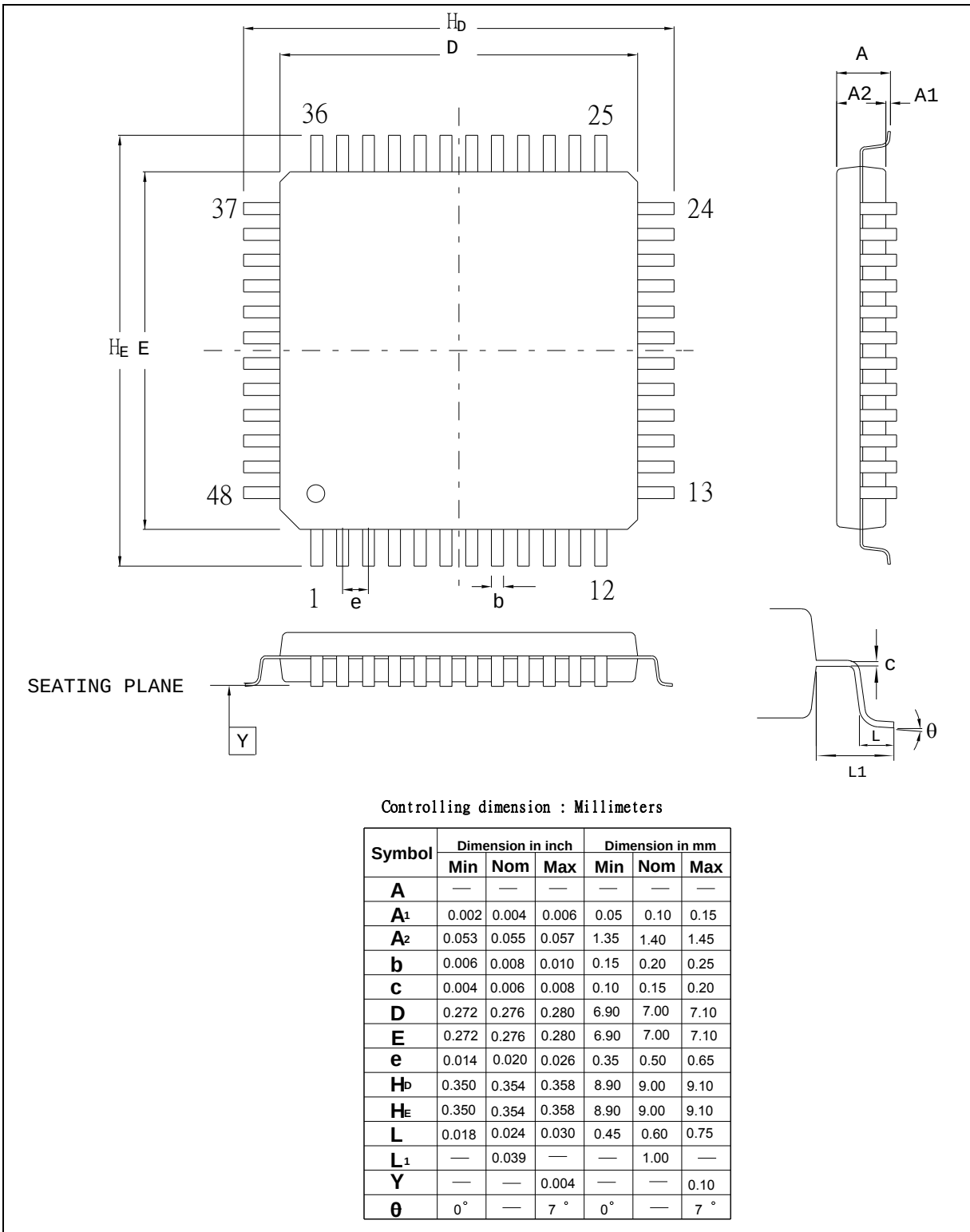


8.2 64L LQFP (10x10x1.4mm footprint 2.0 mm)



Symbol	Dimension in inch			Dimension in mm		
	Min	Nom	Max	Min	Nom	Max
A	—	—	0.063	—	—	1.60
A₁	0.002	—	0.006	0.05	—	0.15
A₂	0.053	0.055	0.057	1.35	1.40	1.45
b	0.007	0.008	0.011	0.17	0.20	0.27
c	0.004	—	0.008	0.09	—	0.20
D	—	0.393	—	—	10.00	—
E	—	0.393	—	—	10.00	—
e	—	0.020	—	—	0.50	—
H_D	—	0.472	—	—	12.00	—
H_E	—	0.472	—	—	12.00	—
L	0.018	0.024	0.030	0.45	0.60	0.75
L₁	—	0.039	—	—	1.00	—
y	—	0.004	—	—	0.10	—
θ	0°	3.5°	7°	0°	3.5°	7°

8.3 48L LQFP (7x7x1.4mm footprint 2.0mm)



9 版本历史

版本	日期	页/ 章.	说明
V1.00	2010年3月1日	-	初次发行
V1.04	2010年8月23日	3.3.1 7.2	1. Modify LQFP 48 Pin Description 2. Modify operation current of DC characteristics
V2.01	2011年5月23日	全部	和英文版 V2.01 同步校正更新
V2.02	2011年6月24日	全部	和英文版 V2.02 同步校正更新



Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

*Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.*